

X20DC11A6

1 Allgemeines

Das Modul ist mit 1 Eingang für ABR-Inkrementalgeber mit Ausgangssignalen gemäß RS422 und 5 V Geberversorgung ausgestattet. Die Gebereingänge werden überwacht (A, B, R, A\, B\, R\).

- 1 ABR-Inkrementalgeber 5 V
- Überwachung der Gebereingänge (bis 250 kHz Eingangsfrequenz)
- 2 zusätzliche Eingänge z. B. für Latcheingang
- 5 VDC, 24 VDC und GND für Geberversorgung
- NetTime-Zeitstempel: Zähleränderung

NetTime-Zeitstempel des Zählers

Für etliche Applikationen ist nicht nur der Zählerwert bedeutend, sondern auch der exakte Zeitpunkt der Zähleränderung. Das Modul verfügt dafür über eine NetTime-Funktion, die den aufgenommenen Zählerwert mit einem Mikrosekunden genauen Zeitstempel versieht.

Die SPS bekommt Zählerwert und Zeitstempel als absoluten Zeitwert vom Modul geliefert. Die NetTime-Mechanismen sorgen dafür, dass jederzeit die SPS NetTime-Uhr und die lokale NetTime-Uhr am Modul 100% abgestimmt die gleiche Absolutzeit aufweisen.

2 Bestelldaten

Bestellnummer	Kurzbeschreibung	Abbildung
	Zählfunktionen	
X20DC11A6	X20 Digitales Zählermodul, 1 ABR-Inkrementalgeber, 5 V, 5 MHz Eingangsfrequenz, 4-fach Auswertung, Geberüberwachung, NetTime-Funktion	
	Erforderliches Zubehör	
	Busmodule	
X20BM11	X20 Busmodul, 24 VDC codiert, interne I/O-Versorgung durchverbunden	
X20BM15	X20 Busmodul, mit Knotennummernschalter, 24 VDC codiert, interne I/O-Versorgung durchverbunden	
	Feldklemmen	
X20TB12	X20 Feldklemme, 12-polig, 24 VDC codiert	

Tabelle 1: X20DC11A6 - Bestelldaten

3 Technische Daten

Bestellnummer	X20DC11A6
Kurzbeschreibung	
I/O-Modul	1 ABR-Inkrementalgeber 5 V
Allgemeines	
B&R ID-Code	0xB76B
Statusanzeigen	I/O-Funktion pro Kanal, Betriebszustand, Modulstatus
Diagnose	
Modul Run/Error	Ja, per Status-LED und SW-Status
Leistungsaufnahme	
Bus	0,01 W
I/O-intern	1 W
Zusätzliche Verlustleistung durch Aktoren (ohmsch) [W]	-
Ausführung der Signalleitungen	Für alle Signalleitungen sind geschirmte Leitungen zu verwenden
Zulassungen	
CE	Ja
KC	Ja
EAC	Ja
UL	cULus E115267 Industrial Control Equipment
HazLoc	cCSAus 244665 Process Control Equipment for Hazardous Locations Class I, Division 2, Groups ABCD, T5
ATEX	Zone 2, II 3G Ex nA nC IIA T5 Gc IP20, Ta (siehe X20 Anwenderhandbuch) FTZÜ 09 ATEX 0083X
DNV GL	Temperature: B (0 - 55 °C) Humidity: B (up to 100%) Vibration: B (4 g) EMC: B (bridge and open deck)
LR	ENV1
Digitale Eingänge	
Anzahl	2
Nennspannung	24 VDC
Eingangsscharakteristik nach EN 61131-2	Typ 1
Eingangsspannung	24 VDC -15% / +20%
Eingangsstrom bei 24 VDC	ca. 3,3 mA
Eingangsbeschaltung	Sink
EingangsfILTER	
Hardware	≤2 µs
Software	-
Anschlusstechnik	3-Leitertechnik
Eingangswiderstand	7,03 kΩ
Zusatzfunktionen	Latcheingang
Schaltsschwellen	
Low	<5 VDC
High	>15 VDC
Isolationsspannung zwischen Kanal und Bus	500 V _{eff}
ABR-Inkrementalgeber	
Gebereingänge	5 V, symmetrisch
Zähltiefe	16/32 Bit
Eingangsfrequenz	max. 5 MHz
Auswertung	4-fach
Minimale diff. Flankensteilheit	1 V/µs
Gebersversorgung	
5 VDC	±5%, Modulintern, max. 300 mA
24 VDC	Modulintern, max. 300 mA
EingangsfILTER	
Hardware	≤30 ns
Software	-
Schaltsschwellen	
Low	>1 V
Gleichtaktbereich	-10 V ≤ V _{CM} ≤ +13,2 V
Überlastverhalten der Gebersversorgung	Kurzschlussfest, überlastfest
Isolationsspannung zwischen Geber und Bus	500 V _{eff}
Elektrische Eigenschaften	
Potenzialtrennung	Kanal zu Bus getrennt Kanal zu Kanal nicht getrennt

Tabelle 2: X20DC11A6 - Technische Daten

Bestellnummer	X20DC11A6
Einsatzbedingungen	
Einbaulage	
waagrecht	Ja
senkrecht	Ja
Aufstellungshöhe über NN (Meeresspiegel)	
0 bis 2000 m	Keine Einschränkung
>2000 m	Reduktion der Umgebungstemperatur um 0,5°C pro 100 m
Schutzart nach EN 60529	IP20
Umgebungsbedingungen	
Temperatur	
Betrieb	
waagrechte Einbaulage	-25 bis 60°C
senkrechte Einbaulage	-25 bis 50°C
Derating	-
Lagerung	-40 bis 85°C
Transport	-40 bis 85°C
Luftfeuchtigkeit	
Betrieb	5 bis 95%, nicht kondensierend
Lagerung	5 bis 95%, nicht kondensierend
Transport	5 bis 95%, nicht kondensierend
Mechanische Eigenschaften	
Anmerkung	Feldklemme 1x X20TB12 gesondert bestellen Busmodul 1x X20BM11 gesondert bestellen
Rastermaß	12,5 ^{+0,2} mm

Tabelle 2: X20DC11A6 - Technische Daten

4 Status-LEDs

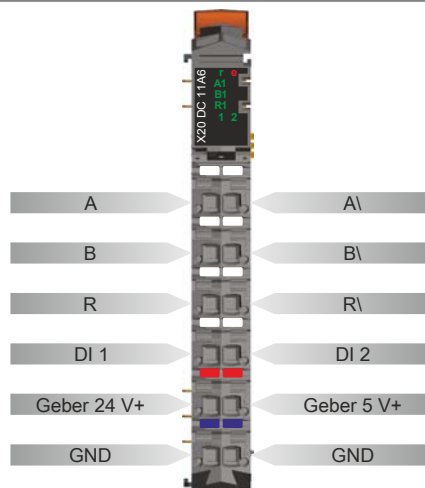
Für die Beschreibung der verschiedenen Betriebsmodi siehe X20 System Anwenderhandbuch, Abschnitt "Zusätzliche Informationen - Diagnose-LEDs".

Abbildung	LED	Farbe	Status	Beschreibung
	r	Grün	Aus	Modul nicht versorgt
			Single Flash	Modus RESET
			Double Flash	Modus BOOT (während Firmware-Update) ¹⁾
			Blinkend	Modus PREOPERATIONAL
			Ein	Modus RUN
	e	Rot	Aus	Modul nicht versorgt oder alles in Ordnung
			Single Flash	Die Geberüberwachung hat einen Leitungsfehler bei den Gebereingängen festgestellt. Zur näheren Definition des Fehlers müssen die Statusbits ausgewertet werden. Folgende Fehlerzustände werden erkannt: • Drahtbruch (bis 250 kHz Eingangsfrequenz) • Kurzschluss bzw. zu geringer Spannungspegel
			Ein	Fehler- oder Resetzustand
	A1	Grün		Eingangszustand Zähl Eingang A
	B1	Grün		Eingangszustand Zähl Eingang B
	R1	Grün		Eingangszustand Referenzimpuls R
	1 - 2	Grün		Eingangszustand des korrespondierenden digitalen Eingangs

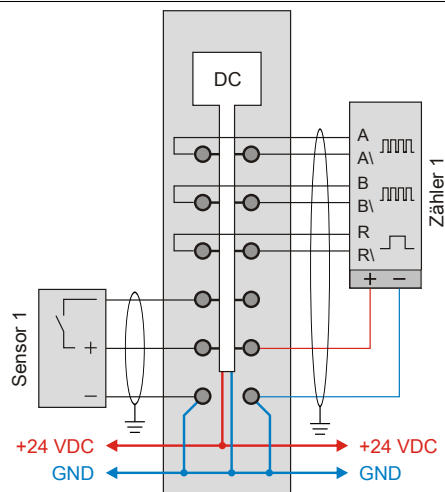
1) Je nach Konfiguration kann ein Firmware-Update bis zu mehreren Minuten benötigen.

5 Anschlussbelegung

Für alle Signalleitungen sind geschirmte Leitungen zu verwenden.

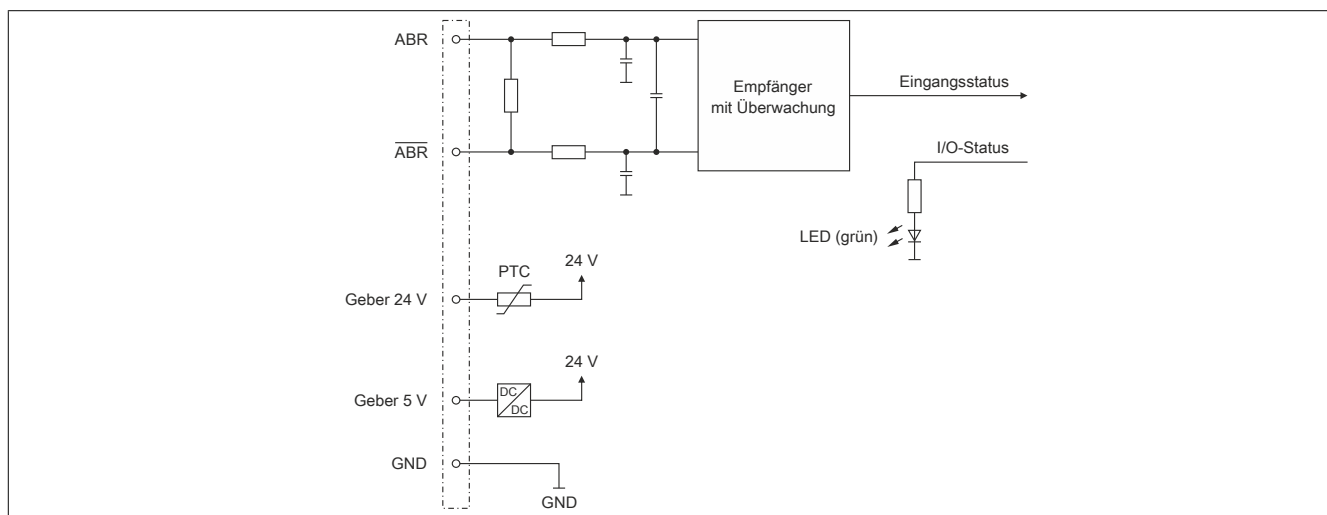


6 Anschlussbeispiel

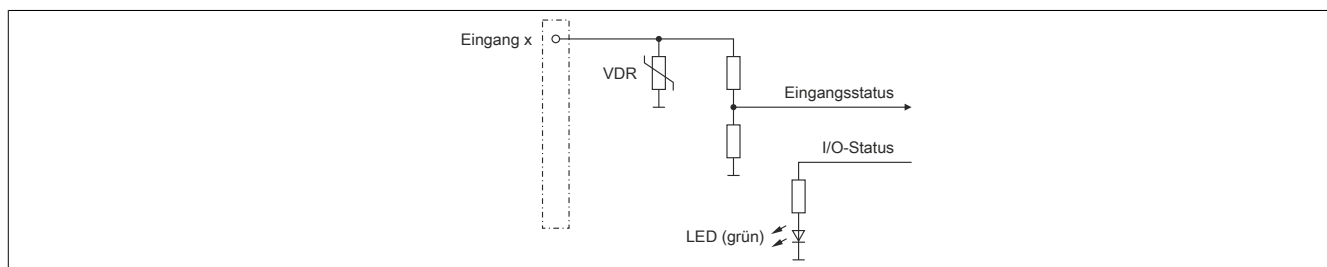


7 Eingangsschema

Zähleingänge



Standardeingänge



8 Registerbeschreibung

8.1 Allgemeine Datenpunkte

Neben den in der Registerbeschreibung beschriebenen Registern verfügt das Modul über zusätzliche allgemeine Datenpunkte. Diese sind nicht modulspezifisch, sondern enthalten allgemeine Informationen wie z. B. Seriennummer und Hardware-Variante.

Die allgemeinen Datenpunkte sind im X20 System Anwenderhandbuch, Abschnitt "Zusätzliche Informationen - Allgemeine Datenpunkte" beschrieben.

8.2 Funktionsmodell 0 - Standard

Register	Name	Datentyp	Lesen		Schreiben	
			Zyklisch	Azyklisch	Zyklisch	Azyklisch
Konfiguration						
513	CfO_SlframeGenID	USINT				•
642	CfO_SystemCycleTime	UINT				•
769	CfO_PhylIOConfigCh01	USINT				•
771	CfO_PhylIOConfigCh02	USINT				•
773	CfO_PhylIOConfigCh03	USINT				•
777	CfO_PhylIOConfigCh04	USINT				•
779	CfO_PhylIOConfigCh05	USINT				•
815	CfO_BWQuitTimeSelChannel7_0	USINT				•
820	CfO_BWQuitTime_0	UDINT				•
6145	CfO_CounterCycleSelect	USINT				•
6147	CfO_CounterMode	USINT				•
6149	CfO_LatchMode	USINT				•
6151	CfO_LatchComparator	USINT				•
6159	CfO_BWCNTEnableMaskChannel7_0	USINT				•
Kommunikation						
683	SDCLifeCount	SINT	•			
6342	Encoder01	INT	•			
6340		DINT				
6310	Encoder01TimeValid	INT	•			
6308		DINT				
6358	Encoder01Latch	INT	•			
6356		DINT				
6153	Geberbefehle	USINT			•	
	Encoder01Reset	Bit 0				
	Encoder01LatchEnable	Bit 1				
927	Eingangszustände der Signalleitungen	USINT	•			
	Encoder01_A	Bit 0				
	Encoder01_B	Bit 1				
	Encoder01_R	Bit 2				
	DigitalInput01	Bit 4				
	DigitalInput02	Bit 5				
847	Zustand der Signalleitungen	USINT	•			
	BW_Channel_A	Bit 0				
	BW_Channel_B	Bit 1				
	BW_Channel_R	Bit 2				
811	Fehlerzustände der Signalleitungen quittieren	USINT			•	
	BW_QuitChannel_A	Bit 0				
	BW_QuitChannel_B	Bit 1				
	BW_QuitChannel_R	Bit 2				
6326	Encoder01TimeChanged	INT	•			
6324		DINT				
6303	Encoder01LatchCount	SINT	•			
843	Status der Gebersversorgungen	USINT	•			
	PowerSupply01	Bit 0				
	PowerSupply02	Bit 1				

8.3 Funktionsmodell 254 - Bus Controller

Register	Offset ¹⁾	Name	Datentyp	Lesen		Schreiben	
				Zyklisch	Azyklisch	Zyklisch	Azyklisch
Konfiguration							
513	-	CfO_SlframeGenID	USINT				•
642	-	CfO_SystemCycleTime	UINT				•
769	-	CfO_PhylIOConfigCh01	USINT				•
771	-	CfO_PhylIOConfigCh02	USINT				•
773	-	CfO_PhylIOConfigCh03	USINT				•
777	-	CfO_PhylIOConfigCh04	USINT				•
779	-	CfO_PhylIOConfigCh05	USINT				•
815	-	CfO_BWQuitTimeSelChannel7_0	USINT				•
820	-	CfO_BWQuitTime_0	UDINT				•
6145	-	CfO_CounterCycleSelect	USINT				•
6147	-	CfO_CounterMode	USINT				•
6149	-	CfO_LatchMode	USINT				•
6151	-	CfO_LatchComparator	USINT				•
6159	-	CfO_BWCNTEnableMaskChannel7_0	USINT				•
Kommunikation							
6342	0	Encoder01	INT	•			
6310	2	Encoder01TimeValid	INT	•			
6358	4	Encoder01Latch	INT	•			
6153	1	Geberbefehle	USINT			•	
		Encoder01Reset	Bit 0				
		Encoder01LatchEnable	Bit 1				
927	7	Eingangszustände der Signalleitungen	USINT	•			
		Encoder01_A	Bit 0				
		Encoder01_B	Bit 1				
		Encoder01_R	Bit 2				
		DigitalInput01	Bit 4				
		DigitalInput02	Bit 5				
847	6	Zustand der Signalleitungen	USINT	•			
		BW_Channel_A	Bit 0				
		BW_Channel_B	Bit 1				
		BW_Channel_R	Bit 2				
811	0	Fehlerzustände der Signalleitungen quittieren	USINT			•	
		BW_QuitChannel_A	Bit 0				
		BW_QuitChannel_B	Bit 1				
		BW_QuitChannel_R	Bit 2				
6326	-	Encoder01TimeChanged	INT		•		
6303	-	Encoder01LatchCount	SINT		•		
843	-	Status der Gebersversorgungen	USINT		•		
		PowerSupply01	Bit 0				
		PowerSupply02	Bit 1				

1) Der Offset gibt an, wo das Register im CAN-Objekt angeordnet ist.

8.3.1 Verwendung des Moduls am Bus Controller

Das Funktionsmodell 254 "Bus Controller" wird defaultmäßig nur von nicht konfigurierbaren Bus Controllern verwendet. Alle anderen Bus Controller können, abhängig vom verwendeten Feldbus, andere Register und Funktionen verwenden.

Für Detailinformationen siehe X20 Anwenderhandbuch (ab Version 3.50), Abschnitt "Zusätzliche Informationen - Verwendung von I/O-Modulen am Bus Controller".

8.3.2 CAN-I/O Bus Controller

Das Modul belegt an CAN-I/O 1 analogen logischen Steckplatz.

8.4 Geber - Konfiguration

Folgende Register dienen zur Funktionseinstellung und Konfiguration des Moduls.

8.4.1 Fehlerüberwachung der Signalleitungen aktivieren

Name:

CfO_BWCNTEnableMaskChannel7_0

Mit diesem Register muss die Überwachung auf Fehler für jeden der Signalkanäle einzeln aktiviert werden. Drahtbruch, Kurzschluss bzw. zu geringer Spannungspegel werden als Fehlerstatus gemeldet. Aufgetretene Fehler werden in den Fehlerstatus-Registern "**BW_Channel_x**" auf Seite 13 gemeldet.

Datentyp	Werte	Bus Controller Default
USINT	Siehe Bitstruktur	7

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	Fehlerüberwachung der Signalleitungen A aktivieren	0	Fehlerüberwachung Geber Signal A ausgeschaltet
		1	Fehlerüberwachung Geber Signal A aktiviert (Bus Controller Default)
1	Fehlerüberwachung der Signalleitungen B aktivieren	0	Fehlerüberwachung Geber Signal B ausgeschaltet
		1	Fehlerüberwachung Geber Signal B aktiviert (Bus Controller Default)
2	Fehlerüberwachung der Signalleitungen R aktivieren	0	Fehlerüberwachung Geber Signal R ausgeschaltet
		1	Fehlerüberwachung Geber Signal R aktiviert (Bus Controller Default)
3 - 7	Reserviert	0	

8.4.2 Zeitvorgabe für automatische Fehlerquittierung

Name:

CfO_BWQuitTime_0

Mit diesem Register kann eine zusätzliche **automatische Quittierung** der Fehlerstatus über eine Zeitvorgabe eingeschaltet werden. Wird eine gültige Zeit eingestellt, so kann die Quittierung nach wie vor **manuell** erfolgen, allerdings erfolgt auch die automatische Quittierung am Modul nach Ablauf der Zeit. Falls der Fehlerzustand noch nicht behoben ist, bleibt der Fehlerstatus anstehen und die Zeit wird erneut gestartet. Es ist zu beachten, dass die Zeitvorgabe lang genug konfiguriert wird, damit das übergeordnete System die Statusmeldungen verlässlich erkennen kann.

Ist die Zeitvorgabe = 0, so kann die Quittierung ausschließlich mit den zyklischen Quittierungsregistern erfolgen.

Datentyp	Werte	Information
UDINT	0	Keine automatische Quittierung; Bus Controller Default
	1 bis 2.147.483.647	Zeit für automatische Quittierung [µs]

8.4.3 Einstellung des Latch-Modus

Name:

CfO_LatchMode

Mit diesem Register erfolgt die Einstellung des Latch-Modus:

- Konfiguration einmaliger (Single Shot) Latch-Modus:
Die Latch-Funktion muss aktiviert/gesetzt werden. Nach erfolgtem Latch muss für ein neuerliches Latchen die Aktivierung zuerst rückgesetzt werden, dann kann die Aktivierung wieder gesetzt werden.
- Konfiguration kontinuierlicher Latch-Modus:
Die Latch-Funktion muss nur aktiviert/gesetzt werden, solange das Latchen gewünscht ist.

Die Ausführung des Latch-Vorgangs ist am geänderten Zählerstand des Registers "**Encoder01LatchCount**" auf Seite 11 erkennbar. Der Zählerwert ist im Latch-Register "**Encoder01Latch**" auf Seite 11 abgelegt.

Datentyp	Werte	Information
USINT	0	Einmaliger (Single Shot) Latch-Vorgang (Bus Controller Default)
	1	Kontinuierlicher Latch-Vorgang

8.4.4 Signalkanäle zur Auslösung des Latch-Vorgangs

Name:

CfO_LatchComparator

Mit diesem Register werden die Signalkanäle und deren Pegel zur Auslösung des Latch-Vorgangs definiert.

- In erster Linie wird konfiguriert, welche Kanäle zur Bildung des Latch-Ereignisses verknüpft werden. Zur "UND" Verknüpfung können alle drei Signale des Gebers und der Digitaleingang 1 verwendet werden.
- In Anpassung an die physikalischen Signale kann nun der für den Latch-Vorgang nötige "Aktiv-Spannungspegel" definiert werden.

Datentyp	Werte	Bus Controller Default
USINT	Siehe Bitstruktur	0

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	Signalpegel Geber Signal A definieren	0	Low (Bus Controller Default)
		1	High
1	Signalpegel Geber Signal B definieren	0	Low (Bus Controller Default)
		1	High
2	Signalpegel Geber Signal R definieren	0	Low (Bus Controller Default)
		1	High
3	Signalpegel Digitaleingang 1 definieren	0	Low (Bus Controller Default)
		1	High
4	Gebersignal A zur Auslösung des Latch-Vorgangs verwenden	0	Deaktiviert (Bus Controller Default)
		1	Latch-Funktion mit Gebersignal A verknüpft
5	Gebersignal B zur Auslösung des Latch-Vorgangs verwenden	0	Deaktiviert (Bus Controller Default)
		1	Latch-Funktion mit Gebersignal B verknüpft
6	Gebersignal R zur Auslösung des Latch-Vorgangs verwenden	0	Deaktiviert (Bus Controller Default)
		1	Latch Funktion mit Gebersignal R verknüpft
7	Digitaleingang 1 zur Auslösung des Latch-Vorgangs verwenden	0	Deaktiviert (Bus Controller Default)
		1	Latch-Funktion mit Digitaleingang 1 verknüpft

8.4.5 Physikalische Konfiguration

Die folgenden Register müssen zur korrekten physikalischen Konfiguration mit dem angegebenen konstanten Wert beschrieben werden.

8.4.5.1 Konstantes Register "CfO_SlframeGenID"

Name:

CfO_SlframeGenID

Datentyp	Werte	Information
USINT	9	Bus Controller Default

8.4.5.2 Konstantes Register "CfO_SystemCycleTime"

Name:

CfO_SystemCycleTime

Zykluszeit der Gebererfassung in 1/8 µs Schritten. Pro Zyklus wird 1 Geberwert als Zählerwert erfasst.

Datentyp	Werte	Information
UINT	800	800 = 100 µs; Bus Controller Default

8.4.5.3 Konstantes Register "CfO_PhyIOConfigCh0x"

Name:

CfO_PhyIOConfigCh01 bis CfO_PhyIOConfigCh05

Datentyp	Werte	Information
USINT	0	Bus Controller Default

8.4.5.4 Konstantes Register "CfO_BWQuitTimeSelChannel7_0"

Name:

CfO_BWQuitTimeSelChannel7_0

Datentyp	Werte	Information
USINT	0	Bus Controller Default

8.4.5.5 Konstantes Register "CfO_CounterCycleSelect"

Name:

CfO_CounterCycleSelect

Datentyp	Werte	Information
USINT	2	Bus Controller Default

8.4.5.6 Konstantes Register "CfO_CounterMode"

Name:

CfO_CounterMode

Datentyp	Werte	Information
USINT	3	Bus Controller Default

8.5 Geber - Kommunikation

8.5.1 Zähler für Überprüfung des Datenframes

Name:

SDCLifeCount

Das 8-Bit-Zählregister wird für das SDC-Softwarepaket benötigt. Es wird entsprechend dem Systemtakt inkrementiert, damit der SDC die Gültigkeit des Datenframes prüfen kann.

Datentyp	Werte
SINT	-128 bis 127

8.5.2 Darstellung des Zählerstandes

Name:

Encoder01

Der Zählerstand des Inkrementalgebers wird als 16 oder 32 Bit Zählerwert dargestellt. Im Bus Controller Funktionsmodell steht nur der 16 Bit Wert zur Verfügung.

Datentyp	Werte
INT	-32.768 bis 32.767
DINT ¹⁾	-2.147.483.648 bis 2.147.483.647

1) Nur im Standard Funktionsmodell konfigurierbar

8.5.3 NetTime des letzten gültigen Zählerwertes

Name:

Encoder01TimeValid

Die NetTime des letzten gültigen Zählerwertes ist die Zeit der letzten gültigen Zählerwerterfassung (siehe Register "[Cfo_SystemCycleTime](#)" auf Seite 9) am Modul. Durch Auswertung des Alters im Programm kann der Anwender die Gültigkeit des Zählerwertes feststellen. Das heißt, für die Erkennung der Gültigkeit des Wertes ist keine zusätzliche Überprüfung der Modul- bzw. Fehlerstatusbits notwendig.

Die NetTime des zuletzt gültig gelesenen Zählerwertes wird als 16 oder 32 Bit Wert dargestellt. Im Bus Controller Funktionsmodell steht nur der 16 Bit Wert zur Verfügung.

Für weitere Informationen zu NetTime und Zeitstempel siehe "[NetTime Technology](#)" auf Seite 17.

Datentyp	Werte	Information
INT	-32.768 bis 32.767	NetTime in µs
DINT ¹⁾	-2.147.483.648 bis 2.147.483.647	

1) Nur im Standard Funktionsmodell konfigurierbar

8.5.4 NetTime der letzten Zählerwertänderung

Name:

Encoder01TimeChanged

Bei langsamen X2X Link Zyklen kann mit der NetTime der letzten Zählerwertänderung die Geschwindigkeit genauer bestimmt werden.

Die NetTime der letzten Zählerwertänderung wird als 16 oder 32 Bit Wert dargestellt. Im Bus Controller Funktionsmodell steht nur der 16 Bit Wert zur Verfügung.

Für weitere Informationen zu NetTime und Zeitstempel siehe ["NetTime Technology" auf Seite 17](#).

Datentyp	Werte	Information
INT	-32.768 bis 32.767	NetTime in µs
DINT ¹⁾	-2.147.483.648 bis 2.147.483.647	

1) Nur im Standard Funktionsmodell konfigurierbar

8.5.5 Zählerwert zum Zeitpunkt des letzten Latch

Name:

Encoder01Latch

Der Zählerwert zum Zeitpunkt des letzten Latch wird als 16 oder 32 Bit Wert dargestellt. Im Bus Controller Funktionsmodell steht nur der 16 Bit Wert zur Verfügung.

Datentyp	Werte
INT	-32.768 bis 32.767
DINT ¹⁾	-2.147.483.648 bis 2.147.483.647

1) Nur im Standard Funktionsmodell konfigurierbar

8.5.6 Zählerwert der Latch-Ereignisse

Name:

Encoder01LatchCount

Die Latch-Ereignisse werden gezählt und in einem umlaufendem 8 Bit Zähler dargestellt. Dieser Zähler wird bei jedem Latch-Ereignis inkrementiert und signalisiert somit ein neues Auftreten. In dem entsprechenden Latch-Register ist der neue gelatchte Zählerwert abgelegt.

Datentyp	Werte
SINT	-128 bis 127

8.5.7 Geberbefehle

Name:

Encoder01Command

Mit diesem Register kann

- 1) der Zählerwert resettiert werden. Der Zähler wird solange auf Null gehalten, bis dieser Befehl wieder rückgesetzt wird.
- 2) der Latch-Vorgang aktiviert werden. Bei gültiger Latch-Konfiguration und Übereinstimmung mit den Hardware-Signalen wird mit dieser Aktivschaltung der Zählerwert in die Latch-Register gespeichert.

Die zwei möglichen verschiedenen Latch-Konfigurationen (siehe "[Einstellung des Latch-Modus](#)" auf Seite 8) müssen folgendermaßen behandelt werden:

- Konfiguration einmaliger (Single Shot) Latch-modus:
Nach erfolgreichem Latchen, erkennbar am Latch-Ereigniszähler, muss die Aktivierung zuerst rückgesetzt werden, ansonsten ist kein weiteres Latchen möglich. Ist ein weiteres Latchen gewünscht, muss dann die Aktivierung wieder gesetzt werden.
- Konfiguration kontinuierlicher Latch-Modus:
Die Latch-Funktion muss nur aktiviert/gesetzt werden, solange das Latchen gewünscht ist. Der Latch-Ereigniszähler zählt bei jedem Ereignis.

Datentyp	Werte
USINT	Siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	Encoder01Reset	0	Nicht rücksetzen
		1	Geberwert auf 0 setzen
1	Encoder01LatchEnable	0	Nicht latches
		1	Latches
2 - 7	Reserviert	0	

8.5.8 Eingangszustände der Signalleitungen

Name:

Encoder01_A

Encoder01_B

Encoder01_R

DigitalInput01 bis DigitalInput02

In diesem Register werden die Eingangszustände der Signalleitungen vom Geber und der digitalen Eingänge abgebildet.

Datentyp	Werte
USINT	Siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	Encoder01_A	0/1	Eingangszustand Gebersignal A
1	Encoder01_B	0/1	Eingangszustand Gebersignal B
2	Encoder01_R	0/1	Eingangszustand Gebersignal R
3	Reserviert	0	
4	DigitalInput01	0/1	Eingangszustand Digitaleingang 1
5	DigitalInput02	0/1	Eingangszustand Digitaleingang 2
6 - 7	Reserviert	0	

8.5.9 Fehlerzustände der Signalleitungen

Die Fehlerzustände werden beim Auftreten gelatcht und bleiben bis zur erfolgten Quittierung anstehen. Bei anstehenden oder unquitierten Fehlern erfolgt kein Update der Zähler- und Zeitregister.

8.5.9.1 Zustand der Signalleitungen

Name:

BW_Channel_A

BW_Channel_B

BW_Channel_R

In diesem Register werden die Fehlerzustände der Signalleitungen vom Geber abgebildet. Die Fehlerzustände werden beim Auftreten gelatcht und bleiben bis zur erfolgten Quittierung anstehen. Bei anstehenden oder unquitierten Fehlern erfolgt kein Update der Zähler- und Zeitregister.

Datentyp	Werte
USINT	Siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	BW_Channel_A	0	Kein Fehler in Gebersignalleitung A
		1	Drahtbruch, Kurzschluss bzw. zu geringer Spannungspegel
1	BW_Channel_B	0	Kein Fehler in Gebersignalleitung B
		1	Drahtbruch, Kurzschluss bzw. zu geringer Spannungspegel
2	BW_Channel_R	0	Kein Fehler in Gebersignalleitung R
		1	Drahtbruch, Kurzschluss bzw. zu geringer Spannungspegel
3 - 7	Reserviert	0	

8.5.9.2 Fehlerzustände der Signalleitungen quittieren

Name:

BW_QuitChannel_A

BW_QuitChannel_B

BW_QuitChannel_R

Mit diesem Register können die gelatchten Fehlerzustände der Signalleitungen vom Geber quittiert werden. Bei noch anstehendem Fehler bleibt der Fehlerstatus jedoch aktiv. Nach erfolgreicher Quittierung müssen die Bits allerdings rückgesetzt werden, da sonst ein neuerliches Auftreten eines Fehlers nicht erkannt wird.

Datentyp	Werte
USINT	Siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	BW_QuitChannel_A	0	Keine Quittierung
		1	Quittierung Fehlerstatus Gebersignal A
1	BW_QuitChannel_B	0	Keine Quittierung
		1	Quittierung Fehlerstatus Gebersignal B
2	BW_QuitChannel_R	0	Keine Quittierung
		1	Quittierung Fehlerstatus Gebersignal R
3 - 7	Reserviert	0	

8.5.9.3 Manuelle Quittierung der gelatchten Fehlerzustände

Die gelatchten Fehlerzustände der Signalleitungen vom Geber können manuell quittiert werden. Bei noch anstehendem Fehler bleibt der Fehlerstatus jedoch aktiv. Nach erfolgreicher Quittierung (gelatchter Fehlerstatus = 0) müssen die Quittierbits allerdings vom Anwender rückgesetzt werden, da sonst ein neuerliches Auftreten eines Fehlers vom Anwender übersehen werden kann.

Beispiel 1: Fehlerursache ist bei Quittierung bereits behoben

Auf einer Signalleitung ist ein Fehler aufgetreten. Der Fehlerzustand wird vom Modul erkannt und gelatcht. Nach Behebung der Fehlerursache wird der Fehler vom Anwender quittiert. Der gelatchte Fehlerstatus geht auf Null.

Damit ein neuerlicher Fehler vom Anwender erkannt wird, muss jetzt die manuelle Quittierung rückgesetzt werden.



Abbildung 1: Fehlerursache ist bei Quittierung bereits behoben

Beispiel 2: Fehlerursache ist bei Quittierung noch nicht behoben

Auf einer Signalleitung ist ein Fehler aufgetreten. Der Fehlerzustand wird vom Modul erkannt und gelatcht. Der Fehler wird vom Anwender noch vor Behebung der Fehlerursache quittiert. Da der Fehler noch ansteht, bleibt der gelatchte Fehlerstatus gesetzt.

Erst nach Behebung der Fehlerursache ist die Quittierung erfolgreich. Der gelatchte Fehlerstatus geht auf Null. Damit ein neuerlicher Fehler vom Anwender erkannt wird, muss jetzt die manuelle Quittierung rückgesetzt werden.

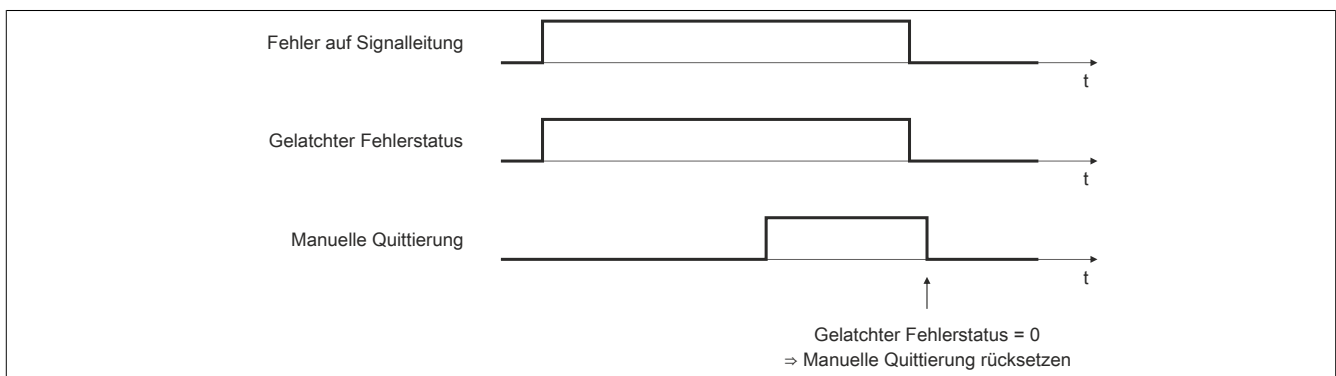


Abbildung 2: Fehlerursache ist bei Quittierung noch nicht behoben

8.5.9.4 Automatische Quittierung der gelatchten Fehlerzustände

Zusätzlich zur manuellen Quittierung kann eine automatische Quittierung der gelatchten Fehlerzustände über eine Zeitvorgabe eingeschaltet werden. Es ist zu beachten, dass die Zeitvorgabe lang genug konfiguriert wird, damit das übergeordnete System die Statusmeldungen verlässlich erkennen kann bzw. dass die Gültigkeit des Zählerwertes über das Alter zuverlässig festgestellt werden kann.

Wenn die Zeitvorgabe = 0 ist, kann die Quittierung ausschließlich manuell erfolgen.

Beispiel 1: Auf einer Signalleitung ist ein Fehler aufgetreten. Der Fehlerzustand wird vom Modul erkannt und gelatcht. Nach Behebung der Fehlerursache wird die Zeit für die automatische Quittierung gestartet. Sobald die Zeit abgelaufen ist, wird der Fehler quittiert. Der gelatchte Fehlerstatus geht auf Null.

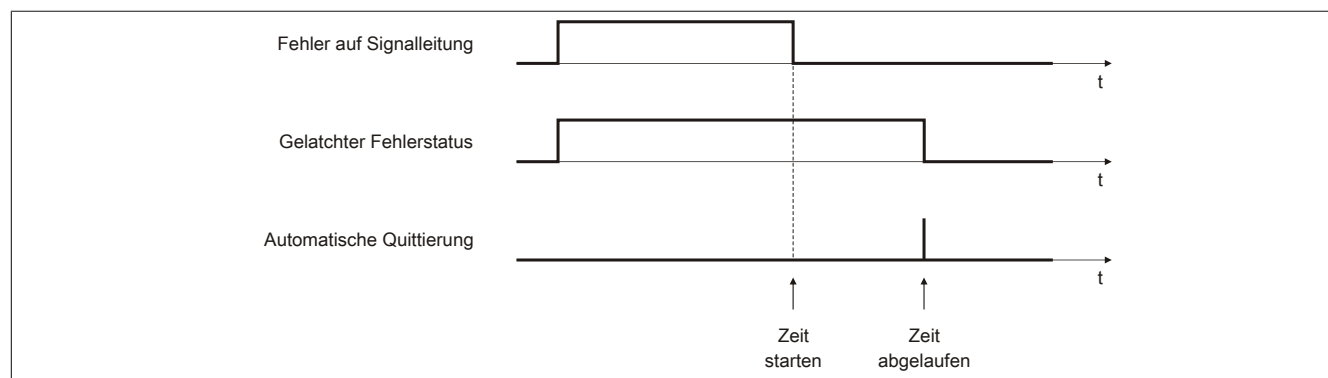


Abbildung 3: Gelatchter Fehlerzustand wird automatisch quittiert

Beispiel 2: Neben der automatischen wird auch die manuelle Quittierung eingesetzt. Auf einer Signalleitung ist ein Fehler aufgetreten. Der Fehlerzustand wird vom Modul erkannt und gelatcht. Nach Behebung der Fehlerursache wird die Zeit für die automatische Quittierung gestartet. Noch vor Ablauf der Zeit wird der Fehler vom Anwender manuell quittiert. Der gelatchte Fehlerstatus geht auf Null. Damit ein neuerlicher Fehler vom Anwender erkannt wird, muss jetzt die manuelle Quittierung rückgesetzt werden.

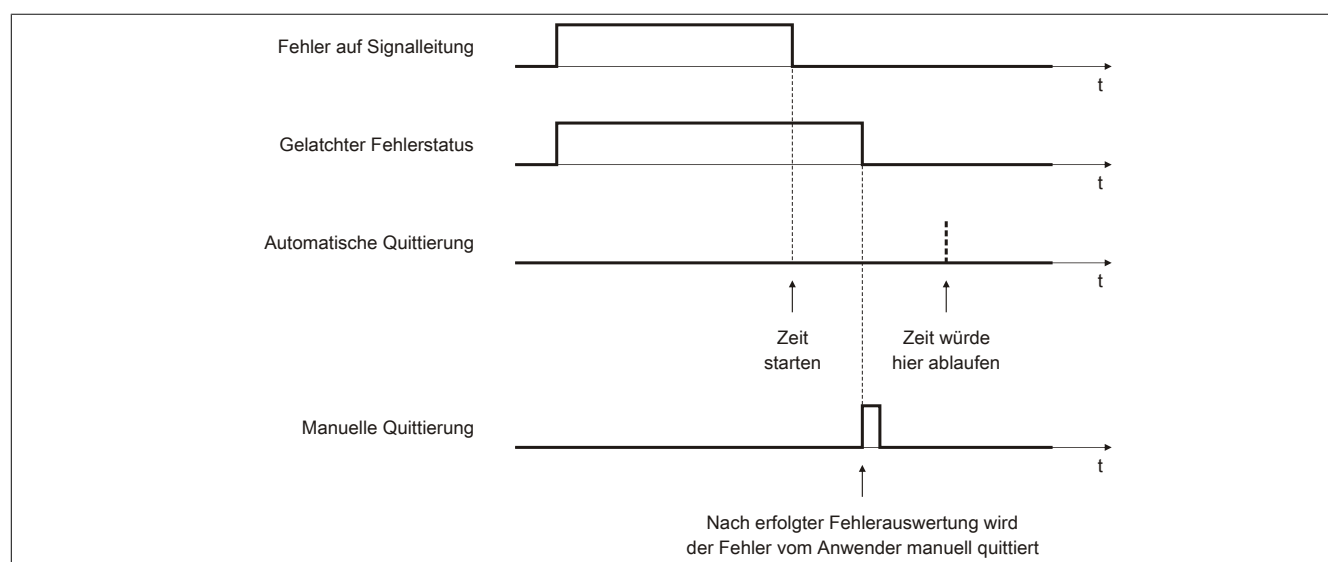


Abbildung 4: Neben der automatischen wird auch die manuelle Quittierung eingesetzt

8.5.10 Status der Geberversorgungen

Name:

PowerSupply01 bis PowerSupply02

Dieses Register zeigt den Status der integrierten Geberversorgungen. Eine fehlerhafte Geberversorgungsspannung wird als Warnung ausgegeben.

Datentyp	Werte
USINT	Siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	PowerSupply01	0	24 VDC Geberversorgungsspannung OK
		1	24 VDC Geberversorgungsspannung fehlerhaft
1	PowerSupply02	0	5 VDC Geberversorgungsspannung OK
		1	5 VDC Geberversorgungsspannung fehlerhaft
2 - 7	Reserviert	-	

8.6 NetTime Technology

Unter NetTime versteht man die Möglichkeit Systemzeiten zwischen einzelnen Komponenten der Steuerung bzw. Netzwerks (CPU, I/O-Module, X2X Link, POWERLINK usw.) exakt aufeinander abzustimmen und zu übertragen.

Damit kann von Ereignissen der Zeitpunkt des Auftretis systemweit μ s-genau bestimmt werden. Ebenso können anstehende Ereignisse exakt zu einem vorgegebenen Zeitpunkt ausgeführt werden.



8.6.1 Zeitinformationen

In der Steuerung bzw. im Netzwerk sind verschiedene Zeitinformationen vorhanden:

- Systemzeit (auf der SPS, APC usw.)
- X2X Link Zeit (für jedes X2X Link Netzwerk)
- POWERLINK-Zeit (für jedes POWERLINK-Netzwerk)
- Zeitdatenpunkte von I/O-Modulen

Die NetTime basiert auf 32 Bit Zähler, welche im μ s-Takt erhöht werden. Das Vorzeichen der Zeitinformation wechselt nach 35 min 47 s 483 ms 648 μ s und zu einem Überlauf kommt es nach 71 min 34 s 967 ms 296 μ s.

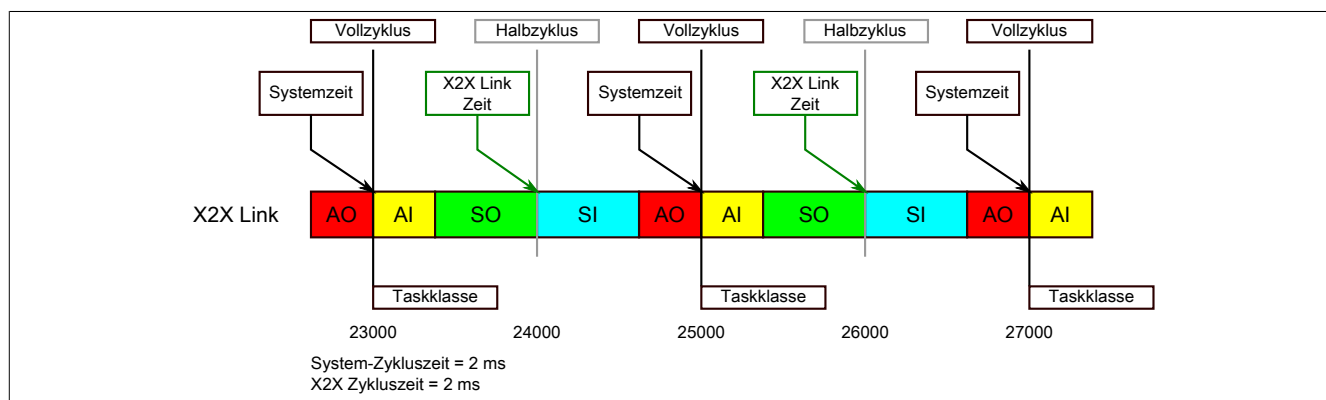
Die Initialisierung der Zeiten erfolgt auf Basis der Systemzeit während des Hochlaufs des X2X Links, der I/O-Module bzw. der POWERLINK-Schnittstelle.

Aktuelle Zeitinformationen in der Applikation können auch über die Bibliothek AsIOTime ermittelt werden.

8.6.1.1 SPS/Controller-Datenpunkte

Die NetTime I/O-Datenpunkte der SPS oder des Controllers werden zu jedem Systemtakt gelatcht und zur Verfügung gestellt.

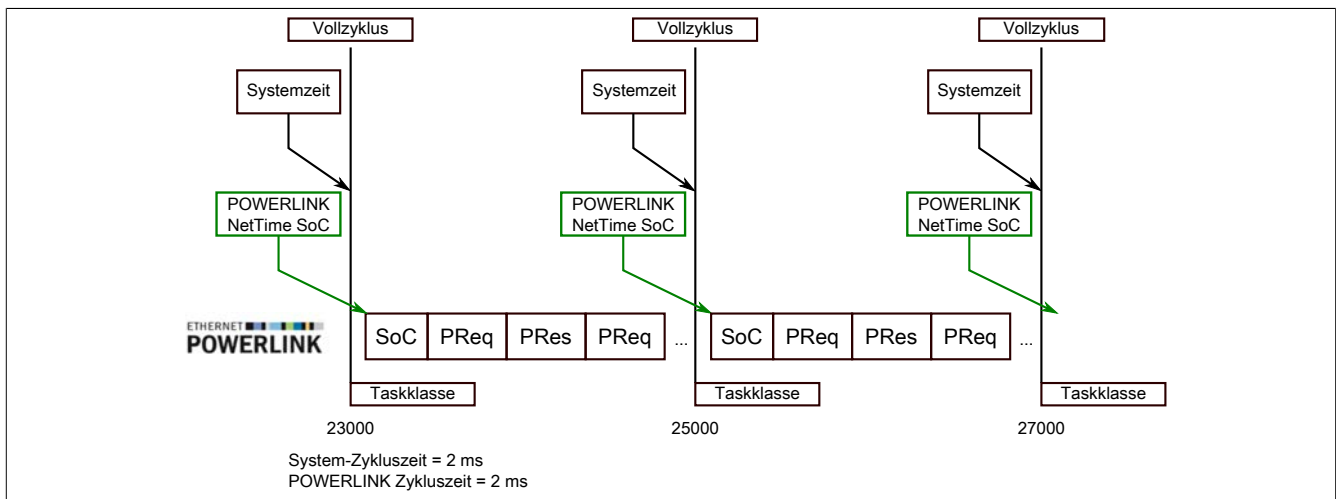
8.6.1.2 Referenzzeitpunkt X2X Link



Der Referenzzeitpunkt am X2X Link wird grundsätzlich zum Halbzyklus des X2X Link Zyklus gebildet. Dadurch ergibt sich beim Auslesen des Referenzzeitpunktes eine Differenz zwischen Systemzeit und X2X Link Referenzzeit.

Im Beispiel oben bedeutet dies einen Unterschied von 1 ms, das heißt, wenn zum Zeitpunkt 25000 im Task die Systemzeit und die X2X Link Referenzzeit miteinander verglichen werden, dann liefert die Systemzeit den Wert 25000 und die X2X Link Referenzzeit den Wert 24000.

8.6.1.3 Referenzzeitpunkt POWERLINK

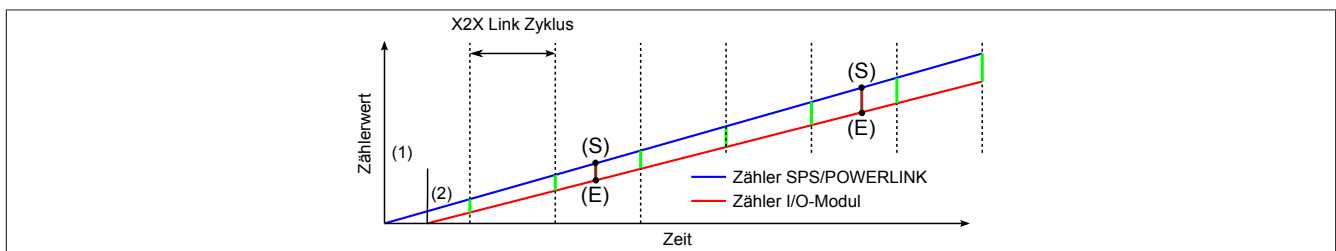


Der Referenzzeitpunkt am POWERLINK wird grundsätzlich beim SoC (Start of Cycle) des POWERLINK-Netzwerks gebildet. Der SoC startet systembedingt 20 µs nach dem Systemtakt. Dadurch ergibt sich folgende Differenz zwischen Systemzeit und POWERLINK-Referenzzeit:

POWERLINK-Referenzzeit = Systemzeit - POWERLINK-Zykluszeit + 20 µs.

Im Beispiel oben bedeutet dies einen Unterschied von 1980 µs, das heißt, wenn zum Zeitpunkt 25000 im Task die Systemzeit und die POWERLINK-Referenzzeit miteinander betrachtet werden, dann liefert die Systemzeit den Wert 25000 und die POWERLINK-Referenzzeit den Wert 23020.

8.6.1.4 Synchronisierung von Systemzeit/POWERLINK-Zeit und I/O-Modul



Beim Hochfahren starten die internen Zähler für die SPS/POWERLINK (1) und dem I/O-Modul (2) zu unterschiedlichen Zeiten und erhöhen die Werte im µs-Takt.

Am Beginn jedes X2X Link Zyklus wird von der SPS bzw. vom POWERLINK-Netzwerk eine Zeitinformation an das I/O-Modul gesendet. Das I/O-Modul vergleicht diese Zeitinformation mit der modulinternen Zeit und bildet eine Differenz (grüne Linie) zwischen beiden Zeiten und speichert diese ab.

Bei Auftreten eines NetTime-Ereignisses (E) wird die modulinterne Zeit ausgelesen und mit dem gespeicherten Differenzwert korrigiert (braune Linie). Dadurch kann auch bei nicht absolut gleichlaufenden Zählern immer der exakte Systemzeitpunkt (S) eines Ereignisses ermittelt werden.

Anmerkung

Die Taktungenauigkeit ist im Bild als rote Linie stark überhöht dargestellt.

8.6.2 Zeitstempelfunktionen

NetTime-fähige Module stellen je nach Funktionsumfang verschiedene Zeitstempelfunktionen zur Verfügung. Tritt ein Zeitstempelereignis auf, so speichert das Modul unmittelbar die aktuelle NetTime. Nach der Übertragung der jeweiligen Daten inklusive dieses exakten Zeitpunkts an die CPU kann diese nun, gegebenenfalls mit Hilfe ihrer eigenen NetTime (bzw. Systemzeit), die Daten auswerten.

8.6.2.1 Zeitbasierte Eingänge

Über die NetTime Technology kann der exakte Zeitpunkt einer steigenden Flanke an einem Eingang ermittelt werden. Ebenso kann auch die steigende sowie fallende Flanke erkannt und daraus die Zeitdauer zwischen 2 Ereignissen ermittelt werden.

Information:

Der ermittelte Zeitpunkt liegt immer in der Vergangenheit.

8.6.2.2 Zeitbasierte Ausgänge

Über die NetTime Technology kann der exakte Zeitpunkt einer steigenden Flanke an einem Ausgang vorgegeben werden. Ebenso kann auch die steigende sowie fallende Flanke vorgegeben und daraus ein Pulsmuster generiert werden.

Information:

Die vorgegebene Zeit muss immer in der Zukunft liegen und die eingestellte X2X Link Zykluszeit für die Definition des Zeitpunkts berücksichtigt werden.

8.6.2.3 Zeitbasierte Messungen

Über die NetTime Technology kann der exakte Zeitpunkt einer stattgefundenen Messung ermittelt werden. Es kann dabei sowohl der Anfangs- und/oder der Endzeitpunkt der Messung übermittelt werden.

8.7 Minimale Zykluszeit

Die minimale Zykluszeit gibt an, bis zu welcher Zeit der Buszyklus heruntergefahren werden kann, ohne dass Kommunikationsfehler oder Funktionsbeeinträchtigungen auftreten. Es ist zu beachten, dass durch sehr schnelle Zyklen die Restzeit zur Behandlung der Überwachungen, Diagnosen und azyklischen Befehle verringert wird.

Minimale Zykluszeit
150 µs

8.8 Minimale I/O-Updatezeit

Die minimale I/O-Updatezeit gibt an, bis zu welcher Zeit der Buszyklus heruntergefahren werden kann, so dass in jedem Zyklus ein I/O-Update erfolgt.

Minimale I/O-Updatezeit
150 µs