

X67BC81RT.L12

1 Allgemeines

Der Bus Controller ermöglicht die Kopplung von X2X Link I/O-Knoten an POWERLINK. Dabei gibt es die Möglichkeiten den X2X Link Zyklus 1:1 synchron oder über einen Verteiler synchron zum POWERLINK zu betreiben.

Über den integrierten X2X Link Anschluss können weitere X2X Link I/O-Knoten (X67 Module oder andere Module, die auf X2X Link basieren) angeschlossen werden. Mechanisch wird POWERLINK über die IP67 Ethernet Standard M12-Steckverbindung mit D-Codierung angeschlossen.

POWERLINK ist ein Standardprotokoll für Fast Ethernet, das über harte Echtzeiteigenschaften verfügt. Die Offenheit und ständige Weiterentwicklung gewährt dabei die POWERLINK Standardization Group (EPSG): www.ethernet-powerlink.org

Durch die Ausstattung mit der ultraschnellen reACTION Technology können die integrierten I/Os mit Reaktionszeiten bis zu 1 μ s angesteuert werden. Alle für reACTION-Programme möglichen Befehle werden von speziellen Bibliotheken (z. B. ASLORTI) als Funktionsbausteine zur Verfügung gestellt. Die Programmierung erfolgt IEC 61131-3 konform im Funktionsplan-Editor (FBD-Editor) von Automation Studio.

- POWERLINK
- reACTION Technology Modul
- Integrierter Hub für wirtschaftliche Verkabelung
- 4 digitale Eingänge
- 5 digitale Kanäle, wahlweise als Ein- oder Ausgang konfigurierbar
- 2 analoge Eingänge ± 10 V
- 1 analoger Ausgang ± 10 V
- 1 ABR-Inkrementalgeberingang 5 V
- Geberversorgung 5 V und 24 V im Geberanschluss integriert
- I/O-Konfiguration und FW-Update über den Feldbus
- Integrierter Anschluss zur lokalen Erweiterung über X2X Link für 250 weitere Module
- Zykluszeit für lokale Erweiterung ab 200 μ s einstellbar



2 Bestelldaten

Bestellnummer	Kurzbeschreibung	Abbildung
X67BC81RT.L12	Bus Controller Module X67 Bus Controller, 2 POWERLINK-Schnittstelle, X2X Link Versorgung 15 W, reACTION Technology Modul, 2 digitale Eingänge, 24 VDC, <1 μ s, 3 digitale Kanäle, 5 VDC, <1 μ s, wahlweise als Ein- oder Ausgang parametrierbar, 2 digitale Kanäle, 24 VDC, 0,4 A, <1 μ s, wahlweise als Ein- oder Ausgang parametrierbar, 2 analoge Eingänge ± 10 V, 5 μ s 200 kHz Abtastfrequenz, 13 Bit Wandlerauflösung inkl. Vorzeichen, Eingangsfiler parametrierbar, 1 analoger Ausgang ± 10 V, 2,5 μ s, 13 Bit Wandlerauflösung inkl. Vorzeichen, M12-Anschlussstechnik, High-Density-Modul	

Tabelle 1: X67BC81RT.L12 - Bestelldaten

Erforderliches Zubehör

Siehe "Erforderliche Kabel und Verbindungsstücke" auf Seite 9 und "Anschlussbelegung" auf Seite 12.

3 Technische Daten

Bestellnummer	X67BC81RT.L12
Kurzbeschreibung	
Bus Controller	POWERLINK (V1/V2) Controlled Node
Allgemeines	
Ein-/Ausgänge	4 digitale Eingänge, 2 digitale Kanäle, Konfiguration als Ein-/Ausgang erfolgt über Software, 2 analoge Eingänge, 1 analoger Ausgang, 1 ABR-Eingang, auch als 5 V Differenzial Ein-/Ausgänge verwendbar, Eingänge mit Sonderfunktion
Isolationsspannung zwischen Kanal und Bus	500 V _{eff}
Nennspannung	24 VDC
B&R ID-Code	
Bus Controller	0xE2DC
Internes I/O-Modul	0xE2DF
Statusanzeigen	I/O-Funktion pro Kanal, Versorgungsspannung, Busfunktion
Diagnose	
Ausgänge	Ja, per Status-LED und SW-Status
I/O-Versorgung	Ja, per Status-LED und SW-Status
Unterstützung	
reACTION-fähige I/Os	Ja
Anschlussstechnik	
Feldbus	M12 D-codiert
X2X Link	M12 B-codiert
Ein-/Ausgänge	M12 5-polig A-codiert
Geber	M12 12-polig A-codiert
I/O-Versorgung	M8 4-polig
Leistungsabgabe	15 W X2X Link Versorgung für I/O-Module
Leistungsaufnahme	
Feldbus	4,6 W
I/O-intern	6 W
X2X Link Versorgung	19,6 W bei maximaler Leistungsabgabe für angeschlossene I/O-Module
Anwenderspeicher	
Typ	Flashspeicher 16 MBit
Datenerhaltung	20 Jahre bei 55°C
garantierte Lösch-/Schreibzyklen	100.000
Zulassungen	
CE	Ja
ATEX	Zone 2, II 3G Ex nA IIA T5 Gc IP67, Ta = 0 - max. 60 °C TÜV 05 ATEX 7201X
UL	cULus E115267 Industrial Control Equipment
HazLoc	cCSAus 244665 Process Control Equipment for Hazardous Locations Class I, Division 2, Groups ABCD, T5
EAC	Ja
Schnittstellen	
Feldbus	POWERLINK (V1/V2) Controlled Node
Ausführung	2x M12 Rundstecker (Hub), 2x Buchse am Modul
Leitungslänge	max. 100 m zwischen 2 Stationen (Segmentlänge)
Übertragungsrate	100 MBit/s
Übertragung	
Physik	100 BASE-TX
Halbduplex	Ja
Vollduplex	Nein
Autonegotiation	Ja
Auto-MDI/MDIX	Ja
Hub-Durchlaufzeit	0,96 bis 1 µs
Min. Zykluszeit ¹⁾	
Feldbus	200 µs
X2X Link	200 µs
Synchronisation zw. Bussen möglich	Ja
Geberversorgung Anschluss 8	
5 VDC	Modulintern, max. 0,3 A Summenstrom
24 VDC	Modulintern, max. 0,5 A Summenstrom
I/O-Versorgung	
Nennspannung	24 VDC
Spannungsbereich	18 bis 30 VDC
Integrierte Schutzfunktion	Verpolungsschutz

Tabelle 2: X67BC81RT.L12 - Technische Daten

Bestellnummer	X67BC81RT.L12
Leistungsaufnahme	
Sensor-/Aktorversorgung	max. 12 W ²⁾
Sensor-/Aktorversorgung	
Spannung	I/O-Versorgung abzüglich Spannungsabfall am Kurzschlusschutz
Spannungsabfall am Kurzschlusschutz bei 0,5 A	max. 2 VDC
Summenstrom	max. 0,5 A
kurzschlussfest	Ja
ABR-Inkrementalgeber	
Anzahl	1
Gebereingänge	DI 5 bis DI 7, 5 V, symmetrisch DI 1 bis DI 4 und DI 8 bis DI 9, 24 V, asymmetrisch
Zähltiefe	32 Bit
Eingangsfrequenz	DI 1 bis DI 7: 250 kHz DI 8 und DI 9: 100 kHz
Auswertung	4-fach
Geberversorgung	5 V: Modulintern, max. 0,3 A 24 V: Modulintern, max. 0,5 A
Überlastverhalten der Geberversorgung	Kurzschlussfest, überlastfest
Digitale Eingänge 5 VDC	
Nennspannung	5 VDC
Eingangsbeschaltung	Differenziell
Isolationsspannung zwischen Geber und Bus	500 V _{eff}
Eingangsfiler	
Hardware	Kein Eingangsfiler
Software	Standard 200 ns, zwischen 200 ns und 5 ms in 20 ns Schritten einstellbar
Digitale Eingänge 24 VDC	
Nennspannung	24 VDC
Eingangsscharakteristik nach EN 61131-2	Typ 1 ³⁾
Eingangsbeschaltung	Sink
Eingangsspannung	24 VDC -15/+20%
Eingangsfiler	
Hardware	≤50 ns
Software	Standard 200 ns, zwischen 200 ns und 5 ms in 20 ns Schritten einstellbar
Eingangsstrom bei 24 VDC	
Kanal 1 & 2	typ. 9 mA
Kanal 3 & 4	typ. 3 mA
Kanal 8 & 9	typ. 1 mA
Eingangswiderstand	
Kanal 1 & 2	typ. 3 kΩ
Kanal 3 & 4	typ. 8 kΩ
Kanal 8 & 9	typ. 40 kΩ
Sensorversorgung	0,5 A Summenstrom
Schaltsschwellen	
Low	<5 VDC
High	<15 VDC
Isolationsspannung zwischen Kanal und Bus	500 V _{eff}
Analoge Eingänge	
Eingang	±10 V
Eingangsart	Single-ended
Digitale Wandlerauflösung	12 Bit
Wandlungszeit	5 µs für beide Eingänge
Ausgabeformat	INT
Eingangsschutz	Schutz gegen Beschaltung mit Versorgungsspannung
Drahtbruchererkennung	Ja, per Software
Verpolungsschutz	Ja
Zulässiges Eingangssignal	±30 V
Ausgabe des Digitalwertes unter Überlastbedingungen	
Unterschreitung	0x8001
Überschreitung	0x7FFF
Wandlungsverfahren	Sukzessive Approximation
max. Fehler	
Gain	0,1% ⁴⁾
Offset	0,05% ⁵⁾
max. Drift bei 25°C	
Gain	0,01 %/°C ⁴⁾
Offset	0,0075 %/°C ⁵⁾
Übersprechen zwischen den Kanälen	-70 dB
Nichtlinearität	<0,0062% ⁵⁾
Isolationsspannung zwischen Kanal und Bus	500 V _{eff} , 1 min
Digitale Ausgänge 5 VDC	
Ausgangsschutz	Kurzschlusschutz
Ausführung	Differenziell

Tabelle 2: X67BC81RT.L12 - Technische Daten

Bestellnummer	X67BC81RT.L12
Nennspannung	5 VDC
Ausgangsstrom	max. 65 mA ⁶⁾
Diagnosestatus	Ausgangsüberwachung
Schaltfrequenz	max. 500 kHz
Digitale Ausgänge 24 VDC	
Nennspannung	24 VDC
Ausgangsnennstrom	0,4 A
Ausführung	Push/Pull
Ausgangsschutz	Thermische Abschaltung bei Überstrom oder Kurzschluss
Bremsspannung beim Abschalten induktiver Lasten	50 VDC
Diagnosestatus	Überlastüberwachung
Einschaltung bei Überlastabschaltung bzw. Kurzschlussabschaltung	ca. 25 ms
Kurzschluss Spitzenstrom	<1 A
Schaltspannung	24 VDC (-15/+20%)
Schaltfrequenz	
ohmsche Last	max. 100 kHz
induktive Last	max. 100 kHz
Schaltverzögerung	
0 → 1	<1 µs
1 → 0	<1 µs
Isolationsspannung zwischen Kanal und Bus	500 V _{eff}
Analoge Ausgänge	
Ausgang	±10 V
Digitale Wandlerauflösung	12 Bit
Wandlungszeit	2 µs
Einschwingzeit bei Ausgangsänderung über vollen Bereich	2,5 µs
Ein-/Ausschaltverhalten	Freigaberelais intern für Hochlauf
max. Fehler	
Gain	0,15% ⁴⁾
Offset	0,05% ⁵⁾
Ausgangsschutz	Kurzschlussfest
Ausgabeformat	Bsp.: INT 0x8001 - 0x7FFF / 1 LSB = 0x0010 = 4,882 mV
Belastung je Kanal	max. ±10 mA, Last ≥1 kΩ
Ausgangsfilter	Tiefpass 1. Ordnung / Eckfrequenz 2,5 kHz
max. Gain-Drift	0,012 %/°C ⁴⁾
max. Offset-Drift	0,001 %/°C ⁵⁾
Fehler durch Laständerung	max. 0,01% von 10 MΩ → 1 kΩ, ohmsch
Nichtlinearität	<0,15% ⁵⁾
Isolationsspannung zwischen Kanal und Bus	500 V _{eff} , 1 min
Ausgangsantwort bei Ein-/Ausschaltvorgängen der Stromversorgung	Ein Freigaberelais schaltet erst bei einem übergebenen Wert von ≠ 0 ein, Grundeinstellung = 10 kΩ gegen GND
Kurzschlussfest	
Strombegrenzung	±40 mA
gegenüber Aktor- bzw. I/O-Versorgung	Ja
gegenüber GND	Ja
max. Fehler bei 25°C und 10 kΩ Last	
Gain	0,15%
Offset	0,05%
Elektrische Eigenschaften	
Potenzialtrennung	Bus zu POWERLINK und Kanal getrennt Kanal zu Kanal nicht getrennt
Einsatzbedingungen	
Einbaulage	
beliebig	Ja
Aufstellungshöhe über NN (Meeresspiegel)	
0 bis 2000 m	Keine Einschränkung
>2000 m	Reduktion der Umgebungstemperatur um 0,5°C pro 100 m
Schutzart nach EN 60529	IP67
Umgebungsbedingungen	
Temperatur	
Betrieb	-25 bis 60°C
Derating	-
Lagerung	-40 bis 85°C
Transport	-40 bis 85°C
Mechanische Eigenschaften	
Abmessungen	
Breite	53 mm
Höhe	155 mm
Tiefe	42 mm

Tabelle 2: X67BC81RT.L12 - Technische Daten

Bestellnummer	X67BC81RT.L12
Gewicht	320 g
Drehmoment für Anschlüsse	
M8	max. 0,4 Nm
M12	max. 0,6 Nm

Tabelle 2: X67BC81RT.L12 - Technische Daten

- 1) Die minimale Zykluszeit gibt an, bis zu welcher Zeit der Buszyklus heruntergefahren werden kann, ohne dass Kommunikationsfehler auftreten.
- 2) Die Leistungsaufnahme der am Modul angeschlossenen Sensoren und Aktoren darf 12 W nicht überschreiten.
- 3) Nur Kanäle 1 bis 4
- 4) Bezogen auf den aktuellen Ausgabewert.
- 5) Bezogen auf den gesamten Ausgabewert.
- 6) Differenzielle Ausgangsspannung in Abhängigkeit vom Ausgangsstrom: Siehe Abschnitt "Differenzausgang"

4 Status-LEDs

Abbildung	LED	Farbe	Status	Beschreibung
<p>Statusanzeige 1: links: L/A IF, rechts: S/E</p> <p>Statusanzeige 2: links: grün, rechts: rot</p>	Statusanzeige 1: Statusanzeige für POWERLINK Bus Controller			
	L/A IF	Grün	Ein Blinkend	Der Link zur Gegenstelle ist aufgebaut. Der Link zur Gegenstelle ist aufgebaut. Die LED blinkt, wenn am Bus eine Ethernet-Aktivität vorhanden ist.
	S/E	Grün/Rot	-	Status/Error-LED: Die LED-Status sind im Abschnitt "Status/Error-LED "S/E"" auf Seite 5 beschrieben.
	I/O-LEDs			
	1-1/2	Grün	-	Eingangszustand des korrespondierenden Kanals
	2-1/2 und 3-1/2	Statusanzeige für korrespondierenden Analogausgang		
		Grün	Ein Blinkend Aus	Der Analog-/Digitalwandler läuft Über- oder Unterlauf des Eingangssignals Drahtbruch oder Sensor ist abgesteckt.
		Statusanzeige für Ein-/Ausgang		
	5-1/2 und 8-1/2	Orange	Ein	Ausgangszustand von Kanal x
		Grün	Ein	Eingangszustand von Kanal x
		Orange/Grün	-	Von den I/O-Kanälen ist ein Kanal als Eingang und ein Kanal als Ausgang konfiguriert. Beide Kanäle sind aktiv.
	4-1	Statusanzeige für korrespondierenden Analogausgang.		
		Orange	Ein Aus	Leuchtet, sobald das Freigaberelais angezogen hat (es wurde ein Wert ≠ 0 ausgegeben). Das Freigaberelais hat noch nicht angezogen (es wurde noch kein Wert ≠ 0 ausgegeben).
		Statusanzeige 2: Statusanzeige für Modulfunktion		
	Links	Grün	Aus	Modul nicht versorgt
			Single Flash	Modus RESET
			Blinkend	Modus PREOPERATIONAL
			Ein	Modus RUN
	Rechts	Rot	Aus	Modul nicht versorgt oder alles in Ordnung.
			Ein	Fehler- oder Resetzustand (reACTION-Programm verwendet Funktionen oder Kanäle, welche auf dieser Hardware nicht erlaubt sind).
Single Flash			Pegelüberwachung der digitalen Ausgänge hat angesprochen oder Zykluszeitverletzung (reACTION-Programm kann nicht in eingestellter Zykluszeit abgearbeitet werden).	
Double Flash			Versorgungsspannung nicht im gültigen Bereich oder kein reACTION Programm geladen.	

Status/Error-LED "S/E"

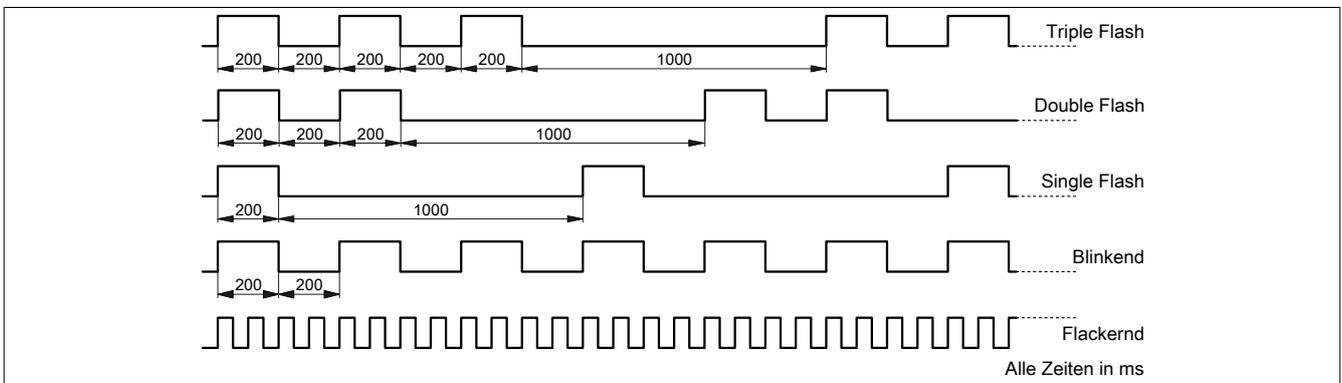
Die Status/Error-LED ist als Dual-LED in den Farben grün und rot ausgeführt. Die Farbe rot (Error) wird von der Farbe grün (Status) überlagert.

Farbe rot - Error	Beschreibung
Ein	<p>Der Controlled Node (CN) befindet sich in einem Fehlerzustand (Ausfall von Ethernet Frames, Häufung von Kollisionen am Netzwerk usw.). Wenn in den folgenden Zuständen ein Fehler auftritt, wird die rote LED von der grün blinkenden LED überlagert:</p> <ul style="list-style-type: none"> • PRE_OPERATIONAL_1 • PRE_OPERATIONAL_2 • READY_TO_OPERATE <p>Anmerkung:</p> <ul style="list-style-type: none"> • Direkt nach dem Einschalten werden einige rote Blinksignale angezeigt. Dabei handelt es sich aber um keine Fehler. • Bei CN mit der eingestellten physikalischen Knotennummer 0, welchen noch keine Knotennummer per Dynamic Node Allocation (DNA) zugewiesen wurde, leuchtet die LED rot.

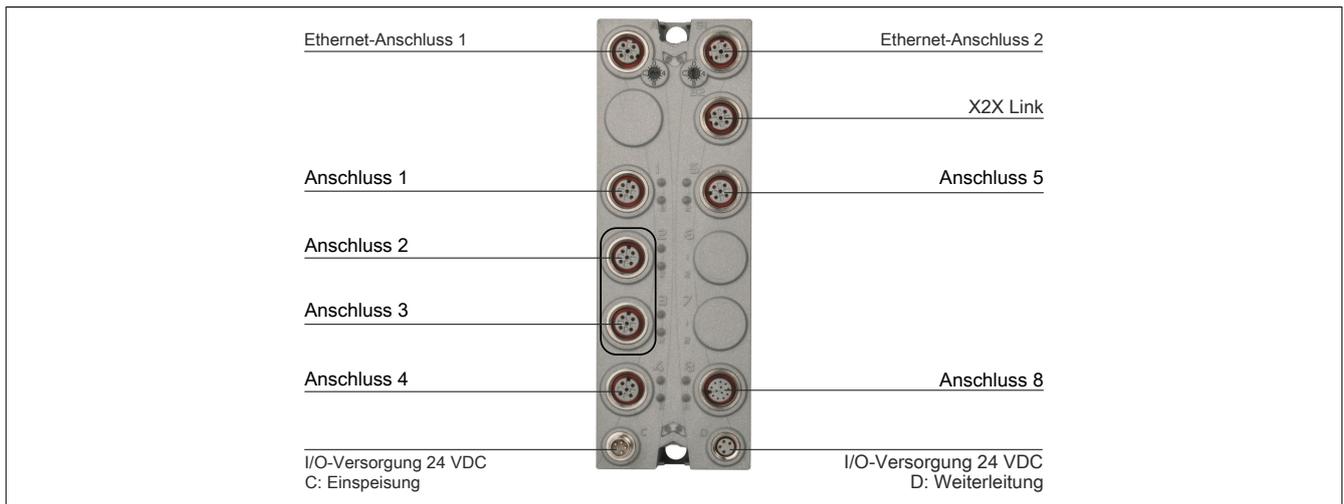
Tabelle 3: Status/Error-LED leuchtet rot: LED zeigt Fehlerzustand an

Farbe grün - Status	Beschreibung
Aus	Keine Versorgung oder Modus NOT_ACTIVE. Der Controlled Node (CN) ist entweder nicht versorgt oder befindet sich im Zustand NOT_ACTIVE. In diesem Zustand wartet der CN nach einem Neustart ungefähr 5 s. Es ist keine Kommunikation mit dem CN möglich. Wird in diesen 5 s keine POWERLINK-Kommunikation erkannt, geht der CN in den Zustand BASIC_ETHERNET über (flackernd). Wenn jedoch vor Ablauf der Zeit eine POWERLINK-Kommunikation erkannt wird, geht der CN direkt in den Zustand PRE_OPERATIONAL_1 über.
Grün flackernd (ca. 10 Hz)	Modus BASIC_ETHERNET. Der CN hat keine POWERLINK-Kommunikation erkannt. In diesem Zustand ist es möglich, mit dem CN direkt (z. B. mit UDP, IP usw.) zu kommunizieren. Wird während dieses Zustands eine POWERLINK-Kommunikation erkannt, geht der CN in den Zustand PRE_OPERATIONAL_1 über.
Single Flash (ca. 1 Hz)	Modus PRE_OPERATIONAL_1. Beim Betrieb an einem POWERLINK V1 Manager geht der CN direkt in den Zustand PRE_OPERATIONAL_2 über. Beim Betrieb an einem POWERLINK V2 Manager wartet der CN auf den Empfang eines SoC-Frames und wechselt dann in den Zustand PRE_OPERATIONAL_2.
Double Flash (ca. 1 Hz)	Modus PRE_OPERATIONAL_2. In diesem Zustand wird der CN üblicherweise vom Manager konfiguriert. Danach wird per Kommando (POWERLINK V2) oder durch Setzen des Data-Valid-Flags in den Ausgangsdaten (POWERLINK V1) in den Zustand READY_TO_OPERATE weitergeschaltet.
Triple Flash (ca. 1 Hz)	Modus READY_TO_OPERATE. In einem POWERLINK V1 Netzwerk schaltet der CN automatisch in den Zustand OPERATIONAL, sobald Eingangsdaten vorhanden sind. In einem POWERLINK V2 Netzwerk schaltet der Manager per Kommando in den Zustand OPERATIONAL weiter.
Ein	Modus OPERATIONAL. PDO-Mapping ist aktiv und zyklische Daten werden ausgewertet.
Blinkend (ca. 2,5 Hz)	Modus STOPPED. Ausgangsdaten werden nicht ausgegeben und es werden keine Eingangsdaten geliefert. Dieser Zustand kann nur durch ein entsprechendes Kommando vom Manager erreicht und wieder verlassen werden.

Tabelle 4: Status/Error-LED leuchtet grün: LED zeigt Betriebszustand an



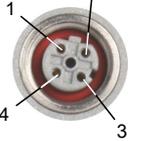
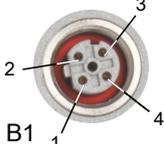
5 Bedien- und Anschlusselemente



- Anschluss 1: 2x digitale Eingänge
- Anschluss 2 + 3: 2x analoge Eingänge (bzw. 2x 1 analoger Eingang)
- Anschluss 4: 1x analoger Ausgang
- Anschluss 5: 2x digitale Ein-/Ausgänge
- Anschluss 8: 2x digitale Eingänge (24 VDC) und 3x digitale Ein-/Ausgänge (5 VDC)

6 POWERLINK-Schnittstelle

Das Modul wird mit vorkonfektionierten Kabeln in das Netzwerk eingebunden. Der Anschluss erfolgt über M12-Rundsteckverbinder.

Anschluss	Anschlussbelegung		
	Pin	Bezeichnung	
 	1	TXD	Transmit Data
	2	RXD	Receive Data
	3	TXD\	Transmit Data\
	4	RXD\	Receive Data\
Schirm über Gewindeinsatz im Modul			
A → D-codierte (female), Eingang B1 → D-codierte (female), Ausgang			

Information:

Bei selbstkonfektionierten Kabeln zum Anschluss an die Feldbus-Schnittstelle kann die Farbe der Adern vom Standard abweichen.

Es ist unbedingt auf die richtige Pinbelegung zu achten (siehe X67 Anwenderhandbuch Abschnitt "Zubehör - POWERLINK Kabel").

6.1 Verkabelungsvorschrift für Bus Controller mit Ethernet-Kabel

Einige Bus Controller des X67 Systems basieren auf Ethernet. Zur Verkabelung können die von B&R angebotenen POWERLINK-Kabel verwendet werden.

Bestellnummer	Anschluss technik
X67CA0E41.xxxx	Anschlusskabel RJ45 auf M12
X67CA0E61.xxxx	Verbindungskabel M12 auf M12

Folgende Verkabelungsvorschriften müssen eingehalten werden:

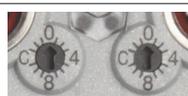
- CAT5-SFTP-Kabel verwenden
- Biegeradius des Kabels einhalten (Datenblatt des Kabels beachten)

Information:

Bei Verwendung der von B&R angebotenen POWERLINK-Kabel (X67CA0E61.xxxx und X67CA0E41.xxxx) wird die Produktnorm EN61131-2 erfüllt.

Bei darüber hinausgehenden Anforderungen müssen vom Kunden zusätzliche Maßnahmen ergriffen werden.

6.2 POWERLINK-Knotennummer



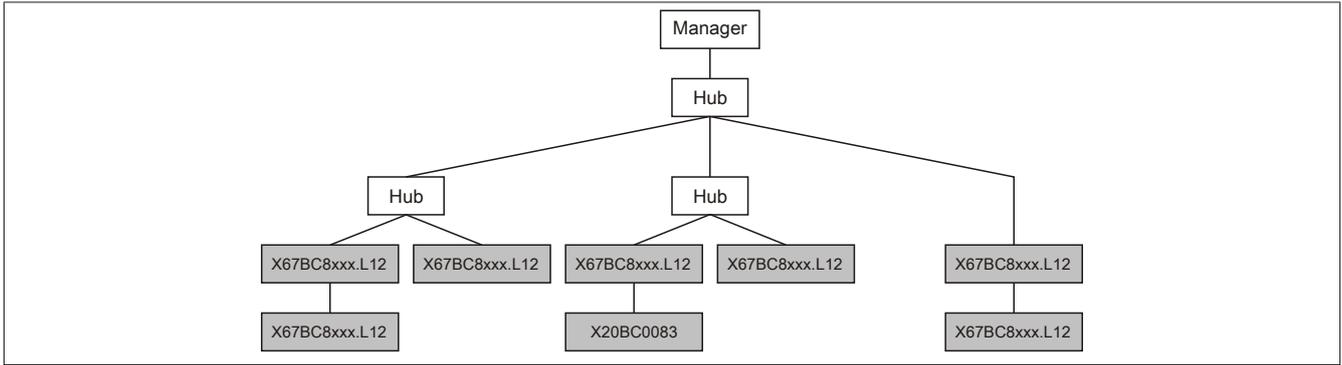
High Low

Mittels der beiden Nummernschalter wird die Knotennummer des POWERLINK-Knotens eingestellt.

Schalterstellung	Beschreibung
0x00	Nur bei Betrieb des POWERLINK-Knotens im DNA-Modus erlaubt.
0x01 - 0xEF	Knotennummer des POWERLINK-Knotens. Betrieb als Controlled Node (CN).
0xF0 - 0xFF	Reserviert, Schalterstellung ist nicht erlaubt.

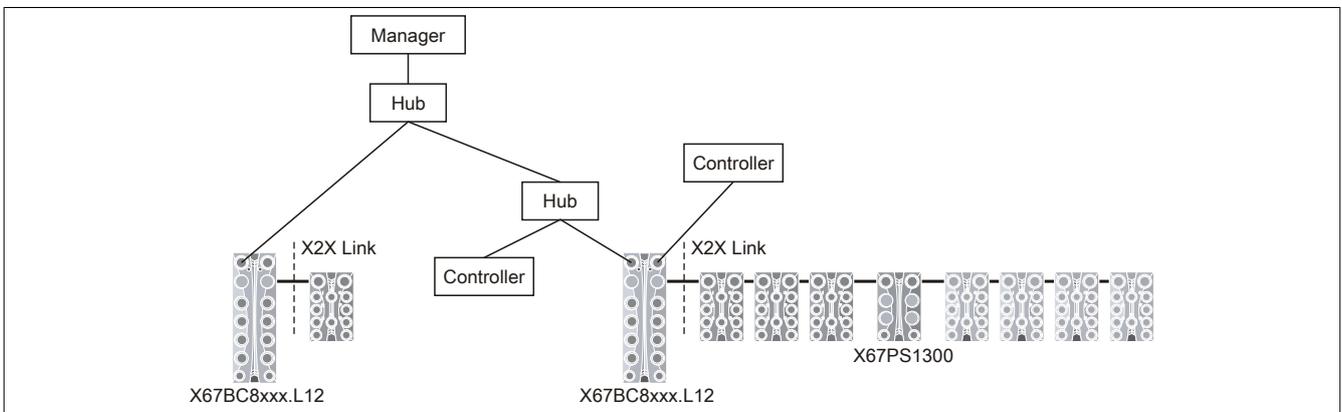
6.3 Einbindung in ein POWERLINK-Netzwerk

Der Bus Controller kommt in einer Baum- oder Linienstruktur wie folgt zum Einsatz:



6.4 Systemkonfiguration

Im Bus Controller ist bereits ein digitales Mischmodul integriert. An den Bus Controller können maximal 250 I/O-Module angeschlossen werden.

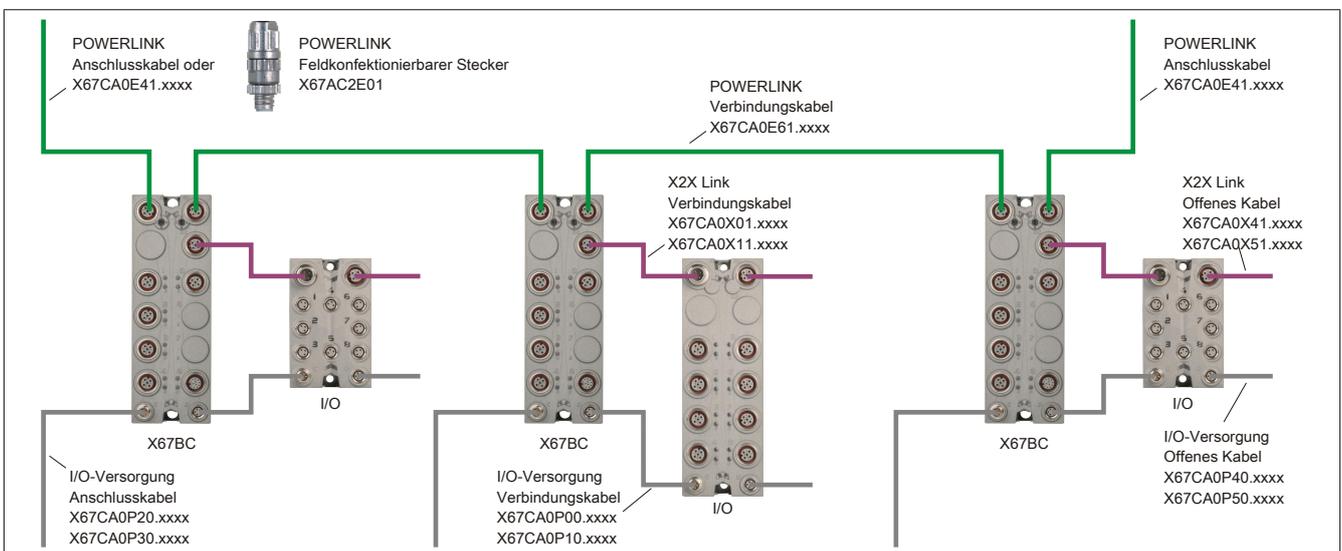


Information:

Vom Bus Controller werden 15 W für weitere X67 Module oder andere Module, die auf X2X Link basieren, zur Verfügung gestellt.

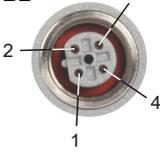
Für mehr Leistung wird das System Supplymodul X67PS1300 benötigt. Dieses System Supplymodul stellt 15 W für weitere Module zur Verfügung. Es sollte jeweils in der Mitte der zu versorgenden Module montiert werden.

6.5 Erforderliche Kabel und Verbindungsstücke



7 X2X Link

An den Bus Controller werden mit vorkonfektionierten Kabeln weitere Module mittels X2X Link angeschlossen. Der Anschluss erfolgt über einen M12-Rundsteckverbinder.

Anschluss	Anschlussbelegung	
	Pin	Bezeichnung
 <p>B2</p>	1	X2X+
	2	X2X
	3	X2X _L
	4	X2X _I
	Schirm über Gewindeeinsatz im Modul	
B2 → B-codiert (female), Ausgang		

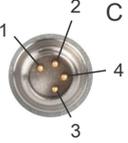
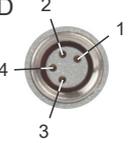
8 I/O-Versorgung 24 VDC

Die I/O-Versorgung wird über die M8-Anschlüsse C und D angeschlossen. Über Anschluss C (male) wird die Versorgung eingespeist. Anschluss D (female) dient zur Weiterleitung der Versorgung auf andere Module.

Einspeisung der Feldbus/X2X Link Versorgung und der I/O-Versorgung erfolgt getrennt über Pin 1 und 2.

Information:

Der maximal zulässige Strom für die I/O-Versorgung ist 8 A (4 A je Anschlusspin)!

Anschluss	Anschlussbelegung		
	Pin	Anschluss C (male)	Anschluss D (female)
 <p>C</p>	1	24 VDC Feldbus/X2X Link	24 VDC I/O
	2	24 VDC I/O	24 VDC I/O
	3	GND	GND
	4	GND	GND
 <p>D</p>			
	C → Anschluss (male) im Modul, Einspeisung der I/O-Versorgung		
	D → Anschluss (female) im Modul, Weiterleitung der I/O-Versorgung		

Information:

Wenn der Summenstrom der Ausgänge >4 A ist, muss über Anschluss D, Pin 2 ebenfalls Strom eingespeist werden.

9 Lokale I/O-Kanäle

Die nachfolgenden Übersichten zeigen die Zuordnung der Anschlüsse zu den I/O-Kanälen und deren Eigenschaften.

Digitale Ein-/Ausgänge

Anschluss	Pin	Kanal	Beschreibung
X1	2	DI 1	24 VDC, Sink, ≤ 50 ns, konfigurierbarer SW-Filter
	4	DI 2	24 VDC, Sink, ≤ 50 ns, konfigurierbarer SW-Filter
X5	2	DI 3/DO 3	DI: 24 VDC, Sink, ≤ 50 ns, konfigurierbarer SW-Filter DO: 24 VDC, 0,4 A, Push-Pull, < 1 μ s
	4	DI 4/DO 4	DI: 24 VDC, Sink, ≤ 50 ns, konfigurierbarer SW-Filter DO: 24 VDC, 0,4 A, Push-Pull, < 1 μ s
X8	5, 6	DI 5/DO 5	DI: 5 VDC, differenziell: Typ RS485 DO: 5 VDC, 100 mA, differenziell: Typ RS485 (Tristate, wenn inaktiv)
	8, 1	DI 6/DO 6	DI: 5 VDC, differenziell: Typ RS485 DO: 5 VDC, 100 mA, differenziell: Typ RS485 (Tristate, wenn inaktiv)
	3, 4	DI 7/DO 7	DI: 5 VDC, differenziell: Typ RS485 DO: 5 VDC, 100 mA, differenziell: Typ RS485 (Tristate, wenn inaktiv)
	2	DI 8	24 VDC, Sink, ≤ 50 ns, konfigurierbarer SW-Filter
	7	DI 9	24 VDC, Sink, ≤ 50 ns, konfigurierbarer SW-Filter

Analoge Eingänge

Anschluss	Pin	Kanal	Beschreibung
X2 ¹⁾	2	AI 1	± 10 V, 12 Bit, 5 μ s
	4	AI 2	± 10 V, 12 Bit, 5 μ s
X3 ¹⁾	2	AI 2	± 10 V, 12 Bit, 5 μ s
	4	AI 1	± 10 V, 12 Bit, 5 μ s

1) Die Anschlüsse 2 und 3 sind kreuzweise miteinander verschaltet (siehe "Anschlussbeispiele - Analoge Eingänge" auf Seite 14).

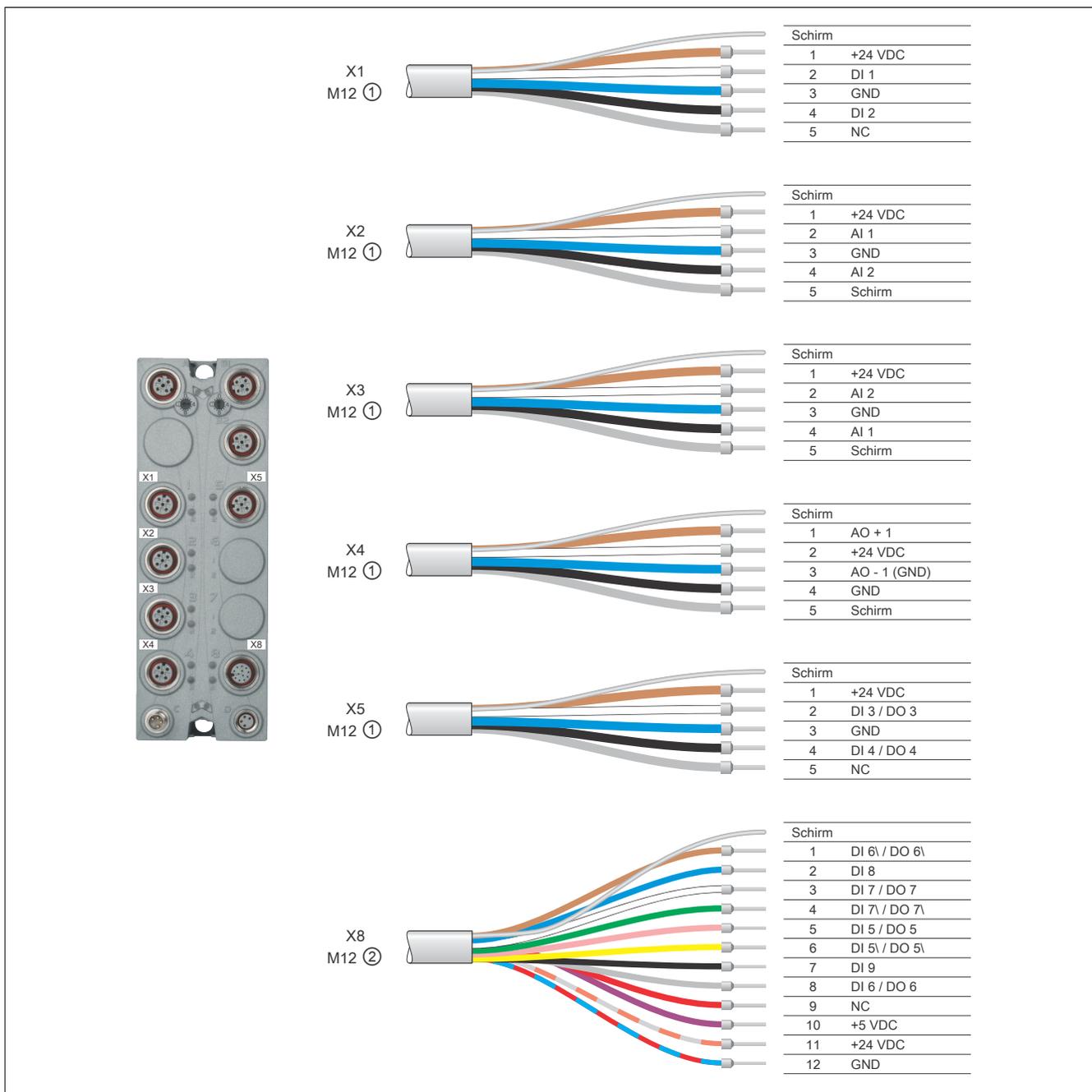
Analoger Ausgang

Anschluss	Pin	Kanal	Beschreibung
X4	1, 3	AO 1	± 10 V, 12 Bit, 2 μ s

Die Zuordnung der I/O-Kanäle in einem reACTION-Programm ist in folgenden Abschnitten beschrieben:

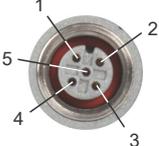
I/O-Kanäle	Zuordnung
Digitale I/O-Kanäle	Zuordnung der digitalen Ein-/Ausgänge
Analoge Eingangskanäle	Zuordnung der analogen Eingänge
Analoger Ausgangskanal	Zuordnung des analogen Ausgangs

10 Anschlussbelegung

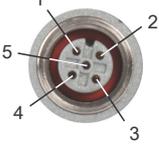


- ① X67CA0A41.xxxx: M12 Sensorkabel gerade
- X67CA0A51.xxxx: M12 Sensorkabel gewinkelt
- ② X67CA0I41.xxxx: Multifunktionskabel gerade
- X67CA0I51.xxxx: Multifunktionskabel gewinkelt

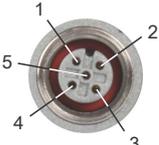
10.1 Anschluss X1

M12, 5-polig	Anschlussbelegung	
Anschluss 1 	Pin	Bezeichnung
	1	24 VDC Sensorversorgung ¹⁾
	2	DI 1
	3	GND
	4	DI 2
	5	NC
1) Sensorversorgung darf nicht extern erfolgen. Schirm über Gewindeinsatz im Modul.		

10.2 Anschluss X2/X3

M12, 5-polig	Anschlussbelegung		
Anschluss 2/3 	Pin (X2)	Pin (X3)	Bezeichnung
	1	1	24 VDC Sensorversorgung ¹⁾
	2	4	AI 1
	3	3	GND
	4	2	AI 2
	5	5	Schirm ²⁾
1) Sensorversorgung darf nicht extern erfolgen. 2) Schirm auch über Gewindeinsatz im Modul.			

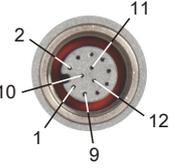
10.3 Anschluss X4

M12, 5-polig	Anschlussbelegung	
Anschluss 4 	Pin	Bezeichnung
	1	AO + 1
	2	24 VDC Aktorversorgung ¹⁾
	3	AO - 1 (GND)
	4	GND
	5	Schirm ²⁾
1) Aktorversorgung darf nicht extern erfolgen. 2) Schirm auch über Gewindeinsatz im Modul.		

10.4 Anschluss X5

M12, 5-polig	Anschlussbelegung	
Anschluss 5 	Pin	Bezeichnung
	1	24 VDC Sensor-/Aktorversorgung ¹⁾
	2	DI 3/DO 3
	3	GND
	4	DI 4/DO 4
	5	NC
1) Sensor-/Aktorversorgung darf nicht extern erfolgen. Schirm über Gewindeinsatz im Modul.		

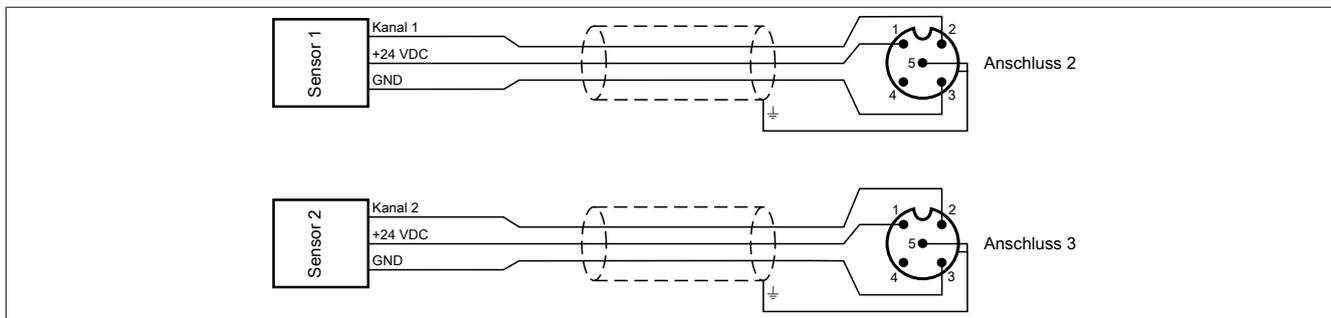
10.5 Anschluss X8

M12, 12-polig	Anschlussbelegung	
Anschluss 8 	Pin	Bezeichnung
	1	DI 6\ / DO 6\
	2	DI 8
	3	DI 7 / DO 7
	4	DI 7\ / DO 7\
	5	DI 5 / DO 5
	6	DI 5\ / DO 5\
	7	DI 9
	8	DI 6 / DO 6
	9	NC
	10	5 VDC Geberversorgung ¹⁾
	11	24 VDC Geberversorgung ¹⁾
	12	GND
1) Geberversorgung darf nicht extern erfolgen. Schirm über Gewindeinsatz im Modul.		

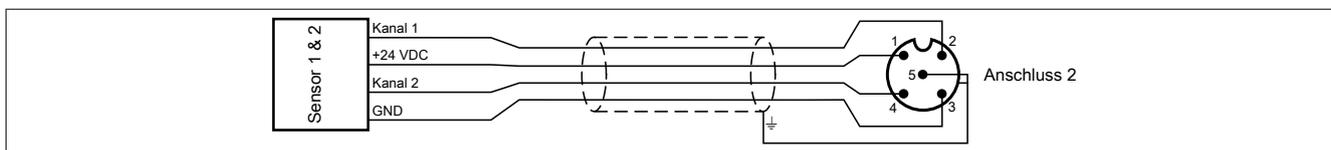
11 Anschlussbeispiele - Analoge Eingänge

Die Anschlüsse X2 und X3 stellen 2 analoge Eingänge zur Verfügung. Die Anschlüsse sind direkt miteinander verschaltet (siehe Eingangsschema "Analoge Eingänge (X2/X3)" auf Seite 16), sodass sie gemeinsam betrachtet werden müssen. Je nach Anschlussbelegung der Sensoren, können entweder beide Signale auf demselben Anschluss oder je ein Signal pro Anschluss vom Modul verarbeitet werden.

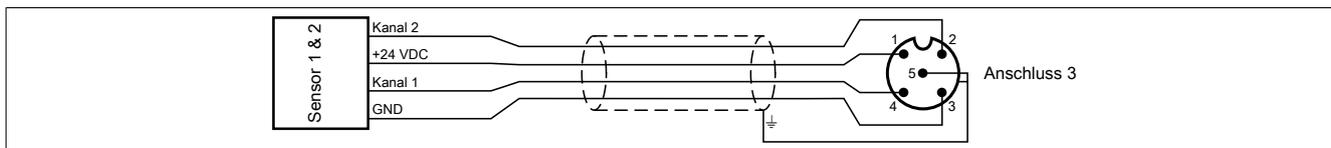
Anschlussbeispiel 1



Anschlussbeispiel 2

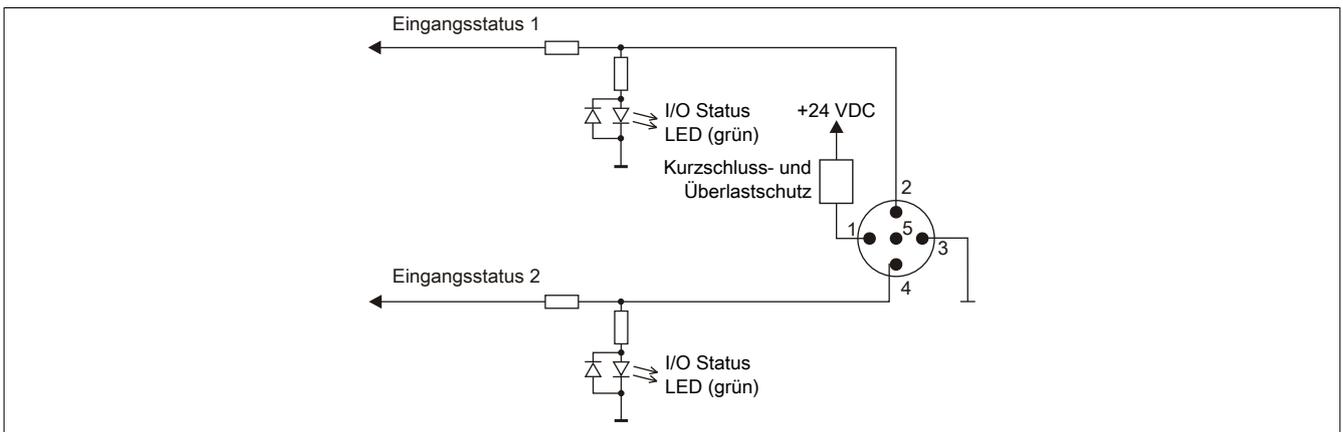


Anschlussbeispiel 3

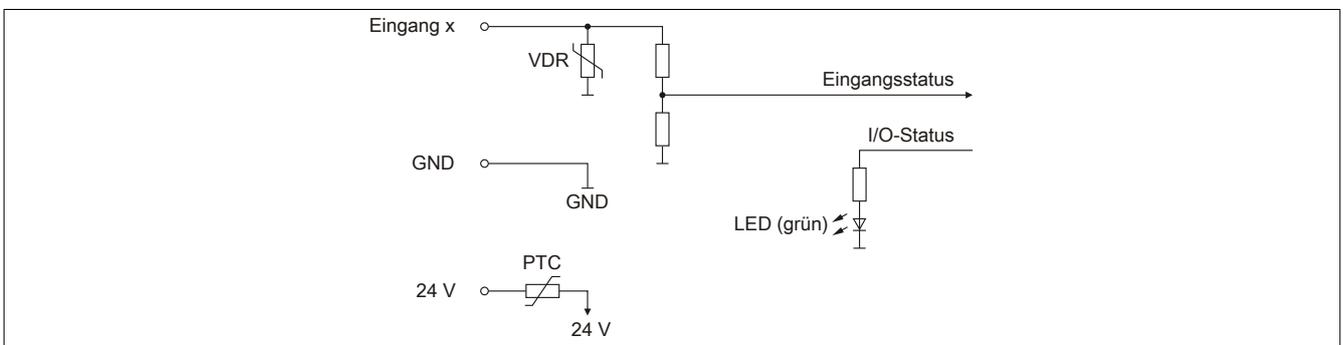


12 Ein-/Ausgangsschema

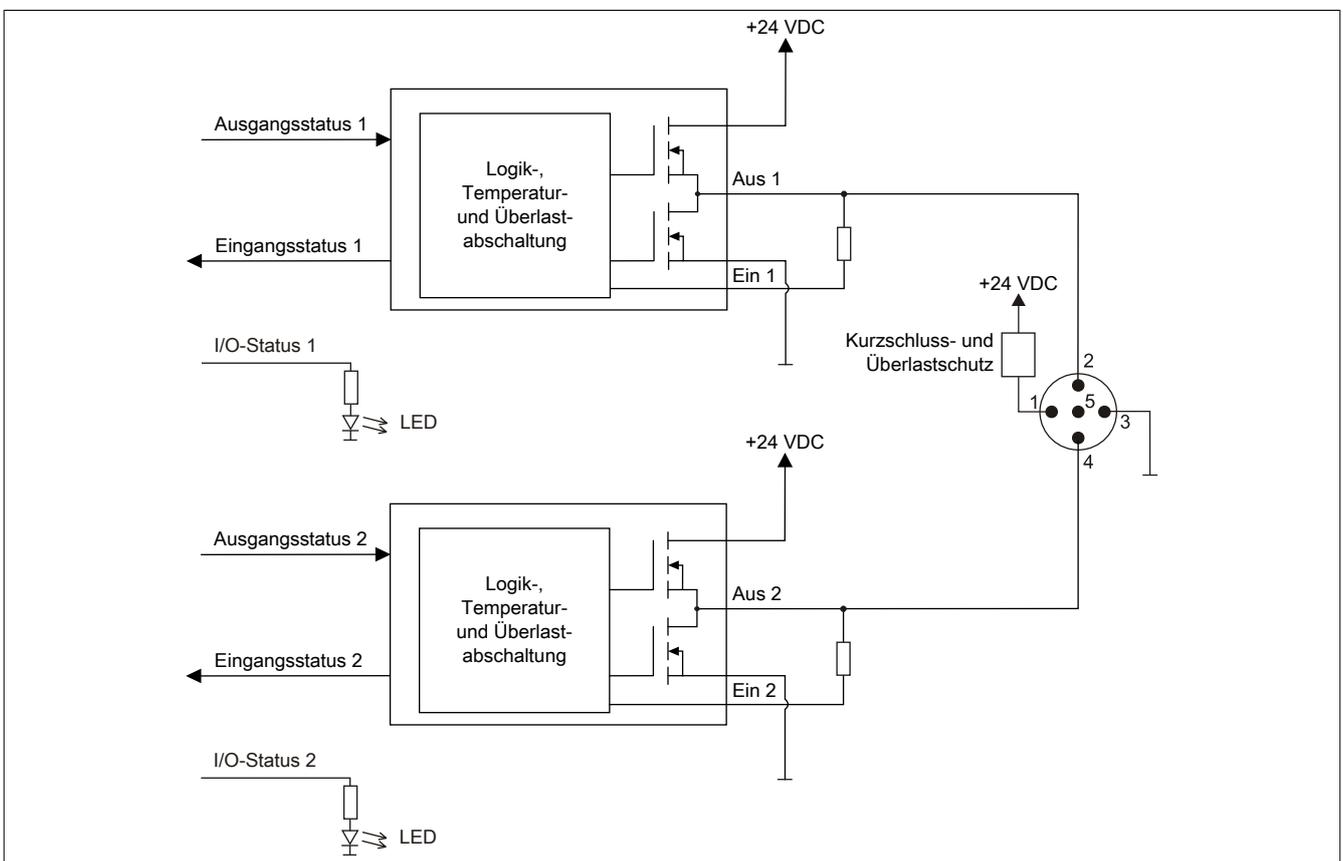
12.1 Digitale Eingänge (X1)



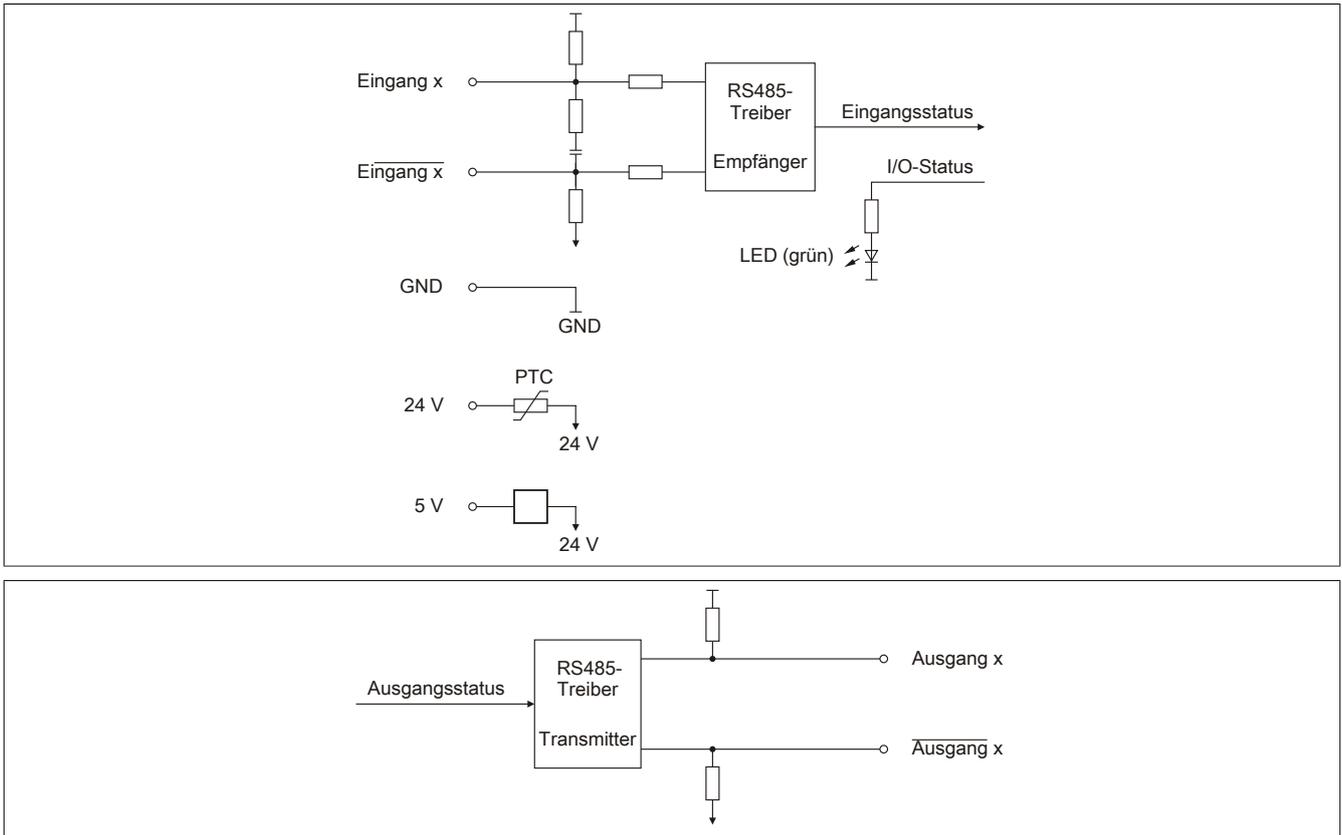
12.2 Digitale Eingänge (X8)



12.3 Digitale Ein-/Ausgänge (X5)



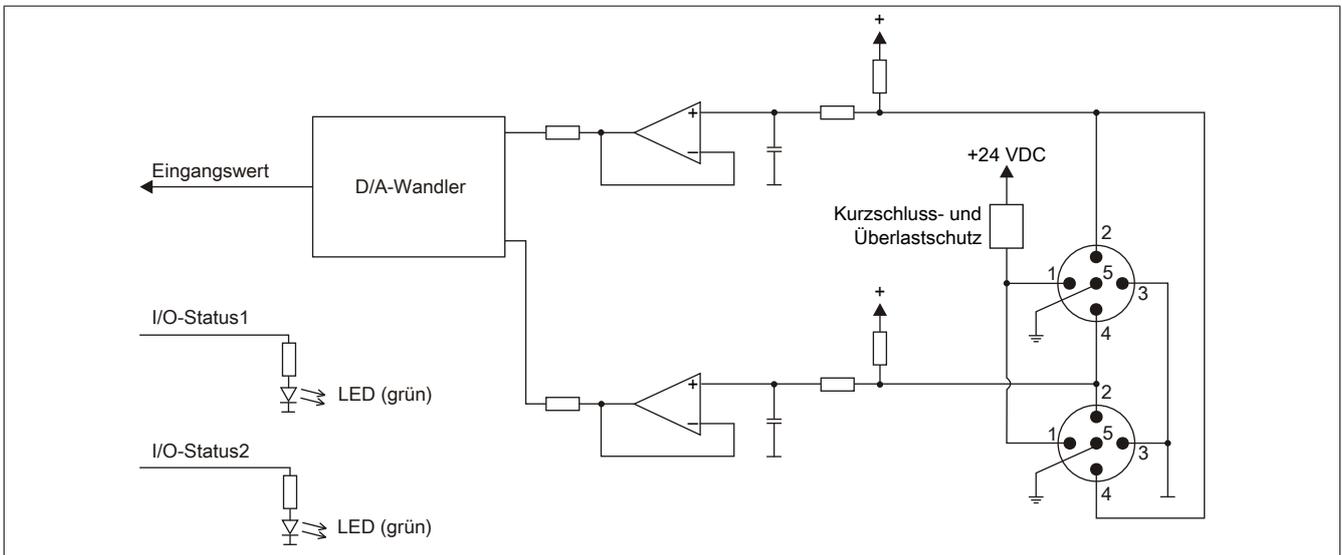
12.4 Digitale Ein-/Ausgänge (X8)



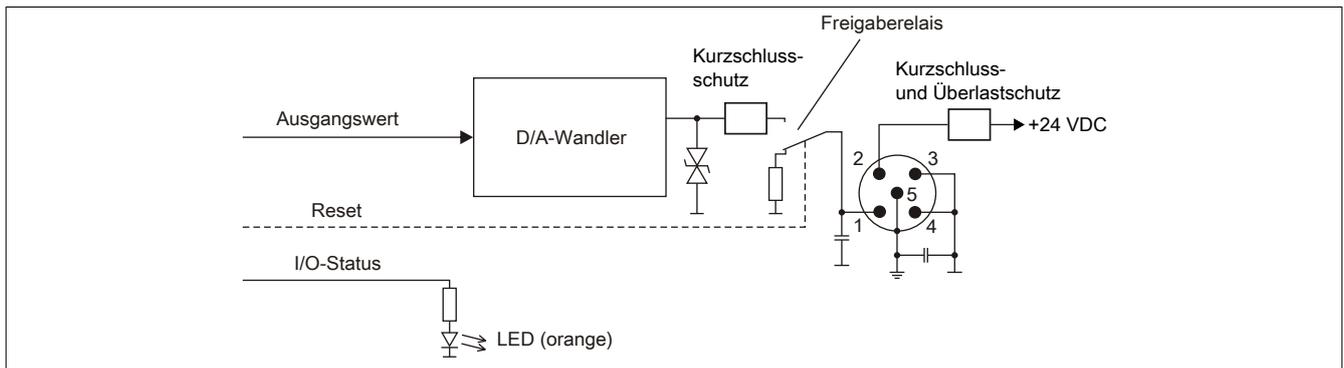
Information:

Die digitalen Ein-/Ausgänge des Anschluss X8 wurden für Signalpegel von 5 VDC konzipiert.

12.5 Analoge Eingänge (X2/X3)

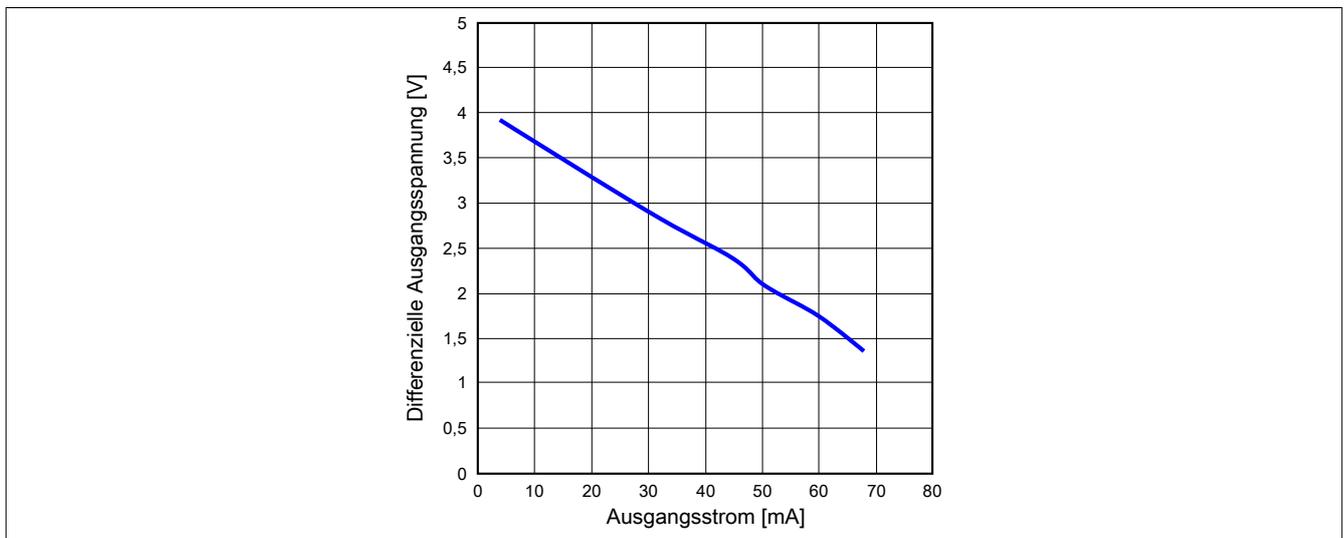


12.6 Analoger Ausgang (X4)



13 Differenziausgang

Das folgende Diagramm zeigt, dass die differenzielle Ausgangsspannung bei steigendem Ausgangsstrom sinkt.



14 Registerbeschreibung

14.1 Funktionsmodell 0 - "reACTION"

Bei Verwendung des Funktionsmodells "reACTION" muss ein individuelles reACTION-Programm für das Modul erstellt werden. Dieses Programm wird später nicht von der CPU, sondern vom reACTION-Modul abgearbeitet. Einzelne Maschinenaufgaben können somit dezentral und mit sehr kurzer Reaktionszeit verwaltet werden.

Ein- und Ausgänge eines reACTION-Moduls können nur über ein aktiviertes reACTION-Programm genutzt werden. Über Interaktionsregister ist es möglich, Informationen zwischen der CPU und dem reACTION-Programm im Modul auszutauschen.

Neben der Kommunikation mit der CPU können die zyklischen Interaktionsregister für das sogenannte "Crossmapping" genutzt werden. Auf diese Weise können Ein-/Ausgänge auch von fremden Modulen im gesamten X2X Link und POWERLINK Netzwerk eingelesen/gesteuert werden.

Register	Name	Datentyp	Lesen		Schreiben	
			zyklisch	azyklisch	zyklisch	azyklisch
Modul - Konfiguration						
131	CfO_LedEnable_AI	USINT				•
Modul - Kommunikation						
158	ModuleStatus	UINT		•		
162	DigitalStatus	UINT		•		
reACTION - Konfiguration						
772	ReActionCycleTimeValue	UDINT				•
780	ReActionCycleTimeMultiplier	UDINT				•
Index*8 + 508	CfO_PARType01 CfO_PARType[02...04]	UDINT				•
reACTION - Kommunikation						
129	reACTION - Steuerungsbyte	USINT			•	
	RTEnable	Bit 0				
	RTHardwareWarningQuit	Bit 2				
145	reACTION - Statusbyte	USINT	•			
	RTEngineRun	Bit 0				
	RTCycleTimeOverrun	Bit 1				
	RTHardwareWarning	Bit 2				
	RTFileInvalid	Bit 4				
	RTFunctionInvalid	Bit 5				
	RTInstanceInvalid	Bit 6				
	RTFileNotLoaded	Bit 7				
154	RTCycleCounter	UINT	•			
150	RTCycleTime	UINT	•			
reACTION - Interaktion						
Index*8 + 4095	PAR01 PAR[02...32]	(U)SINT			•	
	PAR01_Bit1 PAR[02...32]_Bit1	Bit 0				
	PAR01_Bit2 PAR[02...32]_Bit2	Bit 1				
	PAR01_Bit3 PAR[02...32]_Bit3	Bit 2				
	PAR01_Bit4 PAR[02...32]_Bit4	Bit 3				
	PAR01_Bit5 PAR[02...32]_Bit5	Bit 4				
	PAR01_Bit6 PAR[02...32]_Bit6	Bit 5				
	PAR01_Bit7 PAR[02...32]_Bit7	Bit 6				
	PAR01_Bit8 PAR[02...32]_Bit8	Bit 7				
Index*8 + 4094	PAR01 PAR[02...32]	(U)INT			•	
Index*8 + 4092	PAR01 PAR[02...32]	(U)DINT			•	

Register	Name	Datentyp	Lesen		Schreiben	
			zyklisch	azyklisch	zyklisch	azyklisch
Index*8 + 5119	RES01 RES[02...32]	(U)SINT	•			
	RES01_Bit1 RES[02...32]_Bit1	Bit 0				
	RES01_Bit2 RES[02...32]_Bit2	Bit 1				
	RES01_Bit3 RES[02...32]_Bit3	Bit 2				
	RES01_Bit4 RES[02...32]_Bit4	Bit 3				
	RES01_Bit5 RES[02...32]_Bit5	Bit 4				
	RES01_Bit6 RES[02...32]_Bit6	Bit 5				
	RES01_Bit7 RES[02...32]_Bit7	Bit 6				
	RES01_Bit8 RES[02...32]_Bit8	Bit 7				
Index*8 + 5118	RES01 RES[02...32]	(U)INT	•			
Index*8 + 5116	RES01 RES[02...32]	(U)DINT	•			
Index*8 + 6140	PVAR1 PVAR[2...256]	DINT				•
Index*8 + 6140	RVAR1 RVAR[2...256]	DINT		•		
reACTION - Funktionsbausteinkonfiguration						
1028	CfO_Config_ABR1	UDINT				•
1036	CfO_ScalingIncrements_ABR1	UDINT				•
1044	CfO_ScalingUnits_ABR1	UDINT				•
1052	CfO_ChannelMapping1_ABR1	UDINT				•
1060	CfO_ChannelMapping2_ABR1	UDINT				•

14.2 Funktionsmodell 254 - "Direct IO"

Im Funktionsmodell "Direct IO" wird im Modul ein spezielles reACTION-Programm abgearbeitet, um die I/Os zu verwalten. Außerdem werden zyklische Register genutzt um Informationen mit der CPU auszutauschen. Auf diese Weise wird das Verhalten eines Standard-Moduls nachempfunden.

Register	Name	Datentyp	Lesen		Schreiben	
			zyklisch	azyklisch	zyklisch	azyklisch
Modul - Konfiguration						
131	CfO_LedEnable_AI	USINT				•
Modul - Kommunikation						
129	Status -Quittierung	USINT			•	
	RTHardwareWarningQuit	Bit 2				
145	Status - Sammelmeldung	USINT	•			
	RTHardwareWarning	Bit 2				
158	ModuleStatus	UINT	•			
	SensorSupplyX5Ok	Bit 2				
	SensorSupplyX1Ok	Bit 3				
	SensorSupplyX23Ok	Bit 4				
	SensorSupplyX48Ok	Bit 5				
	SupplyIoOk	Bit 6				
	SupplyBusOk	Bit 7				
162	DigitalStatus	UINT	•			
	DigitalOutput3Overload	Bit 2				
	DigitalOutput4Overload	Bit 3				
Direct IO - Konfiguration						
556	CfO_DigitalDirection	UDINT				•
548	CfO_DigitalFilter	UDINT				•
564	CfO_AnalogFilter01	UDINT				•
588	CfO_AnalogFilter02	UDINT				•
572	CfO_LowerLimit01	UDINT				•
596	CfO_LowerLimit02	UDINT				•
580	CfO_UpperLimit01	UDINT				•
604	CfO_UpperLimit02	UDINT				•
Direct IO - Kommunikation						
22	AnalogOutput01	INT			•	
14	AnalogInput01	INT	•			
18	AnalogInput02	INT				
9	StatusInput01	USINT	•			
11	StatusInput02	USINT				
5	Digitale Ausgänge	USINT			•	
	DigitalOutput03	Bit 2				
				
	DigitalOutput07	Bit 6				
1	Digitale Eingänge I/II	USINT	•			
	DigitalInput01	Bit 0				
				
	DigitalInput08	Bit 7				
3	Digitale Eingänge II/II	USINT	•			
	DigitalInput09	Bit 0				

14.3 Modul - Konfiguration

Das Modul verfügt über 2 analoge Eingänge. Diese können einzeln oder kombiniert über denselben Anschluss an das Modul angeschlossen werden.

14.3.1 Auswahl der Steckplätze der analogen Eingänge

Name:

CfO_LedEnable_AI

Mithilfe des LedEnable-Registers können die LEDs an den Anschluss 2 und 3 manuell ein- bzw. ausgeschaltet werden.

Datentyp	Wert
USINT	siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	Anschluss 2 - LED 1	0	LED inaktiv
		1	LED aktiv
1 - 2	Reserviert	-	
3	Anschluss 2 - LED 2	0	LED inaktiv
		1	LED aktiv
4	Anschluss 3 - LED 1	0	LED inaktiv
		1	LED aktiv
5 - 6	Reserviert	-	
7	Anschluss 3 - LED 2	0	LED inaktiv
		1	LED aktiv

14.4 Modul - Kommunikation

14.4.1 Statusmeldungen des Moduls

Name:

ModuleStatus

Mit Hilfe dieses Registers werden allgemeine Statusmeldungen des Moduls übertragen.

Datentyp	Werte
UINT	Siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0 - 1	reserviert	-	
2	SensorSupplyX5Ok	0	Geberversorgung eingebrochen
		1	Geberversorgung an Anschluss 5 in Ordnung
3	SensorSupplyX1Ok	0	Geberversorgung eingebrochen
		1	Geberversorgung an Anschluss 1 in Ordnung
4	SensorSupplyX23Ok	0	Geberversorgung eingebrochen
		1	Geberversorgung an Anschluss 2 und 3 in Ordnung
5	SensorSupplyX48Ok	0	Geberversorgung eingebrochen
		1	Geberversorgung an Anschluss 4 und 8 in Ordnung
6	SupplyIoOk	0	I/O-Versorgung außerhalb des gültigen Bereichs
		1	I/O-Versorgung in Ordnung
7	SupplyBusOk	0	Busversorgung außerhalb des gültigen Bereichs
		1	Busversorgung in Ordnung

14.4.2 Statusmeldungen der digitalen Kanäle

Name:

DigitalStatus

Mit Hilfe dieses Registers werden allgemeine Statusmeldungen der digitalen Kanäle übertragen.

Datentyp	Werte
UINT	Siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0 - 1	Reserviert	-	
2	DigitalOutput3Overload	0	Kanal ok
		1	Kanal überlastet
3	DigitalOutput4Overload	0	Kanal ok
		1	Kanal überlastet
4 - 7	Reserviert	-	

14.5 reACTION - Konfiguration

14.5.1 reACTION-Zykluszeit

Name:

ReActionCycleTimeValue

ReActionCycleTimeMultiplier

Mit dem "TimeValue"- und dem "Multiplier"-Register wird die gewünschte Zykluszeit für das reACTION-Programm vorgegeben. Das "TimeValue"-Register beinhaltet dabei den Wert, das "Multiplier"-Register die dazugehörige Einheit.

Derzeit ist das "Multiplier"-Register fix auf 1000 einzustellen, um auf diese Weise die Zykluszeit μ s-genau vorzugeben.

Datentyp	Wert
UDINT	1 bis 1310

14.5.2 Konfiguration der PAR-Datenpunkte

Name:

CfO_PARType01

CfO_PARType[02...04]

Für das reACTION-Programm können PAR-Datenpunkte definiert werden. Um diese zu aktivieren muss, entsprechend der Konfiguration im Automation Studio, der gewünschte Datentyp bekannt gegeben werden.

Datentyp	Wert
UDINT	siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0 - 3	Type01 - PAR 1	0000	inaktiv
	Type02 - PAR 9	0001	USINT, BOOL
	Type03 - PAR 17		
	Type04 - PAR 25		
4 - 7	Type01 - PAR 2	0010	UINT
	Type02 - PAR 10	0011	UDINT
	Type03 - PAR 18		
	Type04 - PAR 26		
8 - 11	Type01 - PAR 3	0100	reserviert
	Type02 - PAR 11	0101	SINT
	Type03 - PAR 19		
	Type04 - PAR 27		
12 - 15	Type01 - PAR 4	0110	INT
	Type02 - PAR 12	0111	DINT
	Type03 - PAR 20		
	Type04 - PAR 28		
16 - 19	Type01 - PAR 5	1000	reserviert
	Type02 - PAR 13	...	
	Type03 - PAR 21	1111	
	Type04 - PAR 29		
20 - 23	Type01 - PAR 6		
	Type02 - PAR 14		
	Type03 - PAR 22		
	Type04 - PAR 30		
24 - 27	Type01 - PAR 7		
	Type02 - PAR 15		
	Type03 - PAR 23		
	Type04 - PAR 31		
28 - 31	Type01 - PAR 8		
	Type02 - PAR 16		
	Type03 - PAR 24		
	Type04 - PAR 32		

14.6 reACTION - Kommunikation

Das Programm des reACTION-Moduls wird während der Laufzeit über den Programmablauf in der CPU gesteuert. Im aktiven Zustand wird das reACTION-Programm dann unabhängig vom Programmablauf in der CPU abgearbeitet.

14.6.1 Steuerung des reACTION-Moduls

Name:

RTEnable

RTHardwareWarningQuit

Über dieses Register wird das reACTION-Programm gesteuert.

Datentyp	Wert
USINT	siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	RTEnable	0	reACTION-Programm stoppen
		1	reACTION-Programm starten
1	Reserviert	-	
2	RTHardwareWarningQuit	0	Keine Auswirkung
		1	Warnmeldungen der Ein- und Ausgänge quittieren
3 - 7	Reserviert	-	

14.6.2 Statusmeldungen des reACTION-Moduls

Name:

RTEngineRun

RTCycleTimeOverrun

RTHardwareWarning

RTFileInvalid

RTFunctionInvalid

RTInstanceInvalid

RTFileNotLoaded

Über dieses Register werden verschiedene Statusmeldungen ausgegeben.

Datentyp	Wert
USINT	siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	RTEngineRun	0	reACTION-Programm inaktiv
		1	reACTION-Programm aktiv
1	RTCycleTimeOverrun	0	konfigurierte RT-Zykluszeit eingehalten
		1	RT-Zykluszeit zu kurz konfiguriert
2	RTHardwareWarning (Sammelbit der azyklischen Statusdatenpunkte)	0	Keine Statusmeldungen vorhanden
		1	Warnmeldung der Ein- und Ausgänge
3	Reserviert	-	
4	RTFileInvalid (ungültiges RT-Programm vorgeladen)	0	RT-Programm im RAM ok
		1	RT-Programm im RAM ungültig ¹⁾
5	RTFunctionInvalid (ungültige SW-Funktion)	0	RT-Programm ok
		1	RT-Programm fordert ungültigen FB an
6	RTInstanceInvalid (ungültige HW-Instanz)	0	RT-Programm ok
		1	RT-Programm fordert ungültigen I/O an
7	RTFileNotLoaded	0	Gültiges RT-Programm in RT-Engine
		1	Kein RT-Programm geladen ²⁾

1) RTEnable wurde aktiviert.

- Ein neues oder geändertes reACTION Programm wurde erkannt, aber noch nicht als gültig verifiziert. (Zeitdauer ist abhängig von der Größe des Programms)
- Ein neues oder geändertes reACTION Programm wurde erkannt, aber die Verifizierung ist fehlgeschlagen.

2) RTEnable wurde aktiviert aber ein gültiges reACTION Programm ist weder im Flash vorhanden noch wurde es temporär ins RAM heruntergeladen.

14.6.3 Zykluszähler des aktiven reACTION-Programms

Name:
RTCycleCounter

Mithilfe des "CycleCounter"-Registers kann ermittelt werden, wie oft das reACTION-Programm durchlaufen wurde.

Datentyp	Wert
UINT	0 bis 65535

14.6.4 Minimale Zykluszeit des aktiven reACTION-Programm

Name:
RTCycleTime

Mithilfe des "RTCycleTime"-Registers kann ermittelt werden, wieviel Zeit das reACTION-Modul benötigt, um das geladene Programm einmal zu durchlaufen.

Datentyp	Wert
UINT	0 bis 65535: Einheit 10 ns

14.7 reACTION - Interaktion

Nach dem Start läuft das reACTION-Programm im Modul eigenständig. Es liest die Abbilder der erforderlichen Eingänge und verwaltet die ihm zugeordneten Ausgänge im gesamten Netzwerk. Zusätzlich kann das reACTION-Programm mit der CPU interagieren. Dazu stehen 3 unterschiedliche Datenpunkttypen zur Verfügung.

14.7.1 PAR-Datenpunkte

Name:

PAR[01...32]

PAR[01...32]_Bit1

PAR[01...32]_Bit2

PAR[01...32]_Bit3

PAR[01...32]_Bit4

PAR[01...32]_Bit5

PAR[01...32]_Bit6

PAR[01...32]_Bit7

PAR[01...32]_Bit8

Nach ihrer Aktivierung werden die PAR-Datenpunkte zyklisch über den X2X Link transportiert. Sie dienen zur Informationsübertragung von der CPU zum reACTION-Programm. Mit ihrer Hilfe kann in den Ablauf des reACTION-Programms eingegriffen werden.

Information:

Die PAR-Datenpunkte steuern die Ausgänge des Moduls NICHT direkt!

Datentyp	Wert
(U)SINT, BOOL	entsprechend Wertebereich
(U)INT	
(U)DINT	

Register	Name	Datentyp	Lesen		Schreiben	
			zyklisch	azyklisch	zyklisch	azyklisch
4095 + Index * 8	PAR01	(U)SINT			•	
	PAR[02...32]					
	PAR01_Bit1	Bit 0				
	PAR[02...32]_Bit1					
	PAR01_Bit2	Bit 1				
	PAR[02...32]_Bit2					
	PAR01_Bit3	Bit 2				
	PAR[02...32]_Bit3					
	PAR01_Bit4	Bit 3				
	PAR[02...32]_Bit4					
	PAR01_Bit5	Bit 4				
	PAR[02...32]_Bit5					
	PAR01_Bit6	Bit 5				
PAR[02...32]_Bit6						
PAR01_Bit7	Bit 6					
PAR[02...32]_Bit7						
PAR01_Bit8	Bit 7					
PAR[02...32]_Bit8						
4094 + Index * 8	PAR01	(U)INT			•	
	PAR[02...32]					
4092 + Index * 8	PAR01	(U)DINT			•	
	PAR[02...32]					

14.7.2 RES-Datenpunkte

Name:

RES[01...32]
 RES[01...32]_Bit1
 RES[01...32]_Bit2
 RES[01...32]_Bit3
 RES[01...32]_Bit4
 RES[01...32]_Bit5
 RES[01...32]_Bit6
 RES[01...32]_Bit7
 RES[01...32]_Bit8

Nach ihrer Aktivierung werden die RES-Datenpunkte zyklisch über den X2X Link transportiert. Sie dienen zur Informationsübertragung vom reACTION-Programm zur CPU.

Information:

Die RES-Datenpunkte bilden die Eingänge des Moduls NICHT direkt ab!

Datentyp	Wert
(U)SINT, BOOL	entsprechend Wertebereich
(U)INT	
(U)DINT	

Register	Name	Datentyp	Lesen		Schreiben	
			zyklisch	azyklisch	zyklisch	azyklisch
5119 + Index * 8	RES01	(U)SINT	•			
	RES[02...32]					
	RES01_Bit1	Bit 0				
	RES[02...32]_Bit1					
	RES01_Bit2	Bit 1				
	RES[02...32]_Bit2					
	RES01_Bit3	Bit 2				
	RES[02...32]_Bit3					
	RES01_Bit4	Bit 3				
	RES[02...32]_Bit4					
	RES01_Bit5	Bit 4				
	RES[02...32]_Bit5					
	RES01_Bit6	Bit 5				
RES[02...32]_Bit6						
RES01_Bit7	Bit 6					
RES[02...32]_Bit7						
RES01_Bit8	Bit 7					
RES[02...32]_Bit8						
5118 + Index * 8	RES01	(U)INT	•			
	RES[02...32]					
5116 + Index * 8	RES01	(U)DINT	•			
	RES[02...32]					

14.7.3 PVAR- und RVAR-Datenpunkte

Name:

PVAR[1...256]

RVAR[1...256]

Im reACTION-Programm können neben PAR- und RES-Datenpunkten auch VAR-Datenpunkte definiert werden. Sie sind direkter Bestandteil des reACTION-Programms und können seitens der CPU azyklisch angesprochen werden. In Anlehnung an die PAR- und RES-Datenpunkte dienen die PVAR-Datenpunkte zur Informationsübertragung von der CPU an das reACTION-Programm und die RVAR-Datenpunkte zur Rückmeldung des reACTION-Programms an die CPU.

Datentyp	Wert
DINT	-2.147.483.648 bis 2.147.483.647

Register	Name	Datentyp	Lesen		Schreiben	
			zyklisch	azyklisch	zyklisch	azyklisch
6140 + Index * 8	PVAR1 PVAR[2...256]	DINT				•
6140 + Index * 8	RVAR1 RVAR[2...256]	DINT		•		

14.8 reACTION-Funktionsbausteine - allgemein

Die nachfolgenden Übersichten zeigen die Zuordnung der I/O-Kanäle zu den reACTION-Funktionsbausteinen.

Digitale Ein-/Ausgänge

Kanal	Funktionsbaustein		
	Mapping ¹⁾	rtiDin	rtiDout, rtiDoutTime
X1: DI 1	0x00	Channel 1	
X1: DI 2	0x01	Channel 2	
X5: DI 3/DO 3	0x02	Channel 3	Channel 3
X5: DI 4/DO 4	0x03	Channel 4	Channel 4
X8: DI 5/DO 5	0x04	Channel 5	Channel 5
X8: DI 6/DO 6	0x05	Channel 6	Channel 6
X8: DI 7/DO 7	0x06	Channel 7	Channel 7
X8: DI 8	0x07	Channel 8	
X8: DI 9	0x08	Channel 9	

- 1) Die Angabe "Mapping" wird benötigt, falls mehrere physikalische Ein-/Ausgänge zusammengefasst werden müssen, um von einem reACTION-Funktionsbaustein (z. B. rtiABRPos) verarbeitet werden zu können (siehe "reACTION-Funktionsbausteine - Konfiguration" auf Seite 30).

Analoge Eingänge

Kanal	Funktionsbaustein		
	Mapping ¹⁾	rtiAin	rtiAout
X2/X3: AI 1	0x00	Channel 1	
X2/X3: AI 2	0x01	Channel 2	

- 1) Die Angabe "Mapping" wird benötigt, falls mehrere physikalische Ein-/Ausgänge zusammengefasst werden müssen, um von einem reACTION-Funktionsbaustein (z. B. rtiABRPos) verarbeitet werden zu können (siehe "reACTION-Funktionsbausteine - Konfiguration" auf Seite 30).

Analoger Ausgang

Kanal	Funktionsbaustein		
	Mapping ¹⁾	rtiAin	rtiAout
X4: AO 1	0x00		Channel 1

- 1) Die Angabe "Mapping" wird benötigt, falls mehrere physikalische Ein-/Ausgänge zusammengefasst werden müssen, um von einem reACTION-Funktionsbaustein (z. B. rtiABRPos) verarbeitet werden zu können (siehe "reACTION-Funktionsbausteine - Konfiguration" auf Seite 30).

14.9 reACTION-Funktionsbausteine - Konfiguration

Einige Funktionsbausteine der Bibliothek AsloRti müssen vor der Verwendung konfiguriert werden.

Funktionsbaustein	Information
rTiABRPos	Das Modul bietet die Möglichkeit den Funktionsbaustein rTiABRPos einmal im reACTION-Programm zu verwenden. Dem Funktionsbaustein müssen dabei 3 digitale Eingänge zugewiesen werden, die für rTiDin nicht mehr zur Verfügung stehen.
rTiABCnt	Das Modul bietet die Möglichkeit den Funktionsbaustein rTiABCnt bis zu 3-mal im reACTION-Programm zu verwenden. Den Funktionsbausteinen müssen dabei 2 digitale Eingänge als A- bzw. B-Spur zugewiesen werden, die für rTiDin nicht mehr zur Verfügung stehen. Zusätzlich kann je rTiABCnt-Funktionsbaustein ein externes Ereignis definiert werden. Der dafür verwendete Eingang steht für rTiDin ebenfalls nicht mehr zur Verfügung.

Tabelle 5: Liste der vorab zu konfigurierenden Funktionsbausteine

14.9.1 Die Funktionsbausteine rTiABRPos und rTiABCnt

Die Funktionsbausteine rTiABRPos und rTiABCnt können dazu genutzt werden, um die Positionsangabe eines ABR-Inkrementalgebers in einem reACTION-Task zu verarbeiten. Dabei werden mehrere Hardwarekanäle des Moduls genutzt. Die ankommenden Signale werden von der reACTION-Engine interpretiert und in eine Ortsangabe umgerechnet.

Die Aktualisierungsrate hängt sowohl von der reACTION-Engine als auch von der verwendeten Hardware ab. Die reACTION-Engine ist grundsätzlich in der Lage Positionen mit einer Aktualisierungsrate von bis zu 8 MHz zu berechnen. Die Eingangsfrequenzen der Hardwareeingänge können den technischen Daten des jeweiligen Moduls entnommen werden.

Die Verwendung der Funktionsbausteine ist sowohl separat als auch kombiniert möglich.

Verwendung des Funktionsbausteins rTiABRPos

Folgende Punkte sind bei Verwendung des Funktionsbausteins rTiABRPos in einem reACTION-Programm zu beachten:

- Der Funktionsbaustein kann nur einmal in einem reACTION-Programm verwendet werden
- Für die Eingangssignale A, B und R müssen 3 digitale Eingänge am Modul definiert werden
- Zusätzlich kann 1 digitaler Eingang des Moduls als Eventeingang definiert werden

Beispielschema der Eingangssignale:

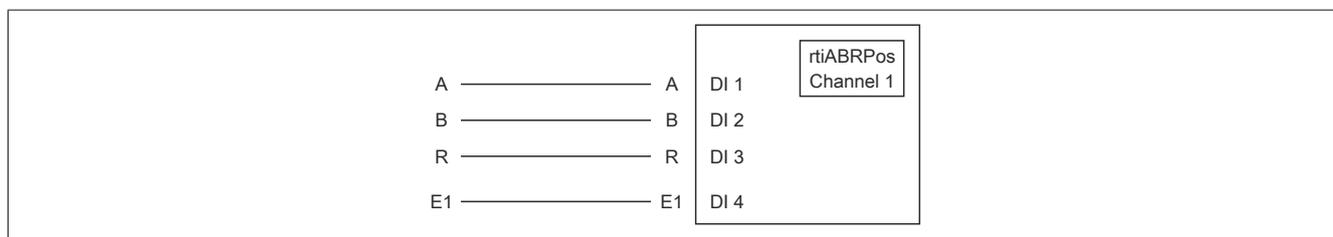


Abbildung 1: Schematische Darstellung der Eingangssignale für rTiABRPos

Verwendung des Funktionsbausteins rtiABCnt

Folgende Punkte sind bei Verwendung des Funktionsbausteins rtiABCnt in einem reACTION-Programm zu beachten:

- Der Funktionsbaustein kann bis zu 3-mal in einem reACTION-Programm verwendet werden
- Für die Eingangssignale A und B müssen 2 digitale Eingänge des Moduls definiert werden
- Zusätzlich können bis zu 3 digitale Eingänge des Moduls als Eventeingang E1, E2 und E3 definiert werden

Beispielschema der Eingangssignale:

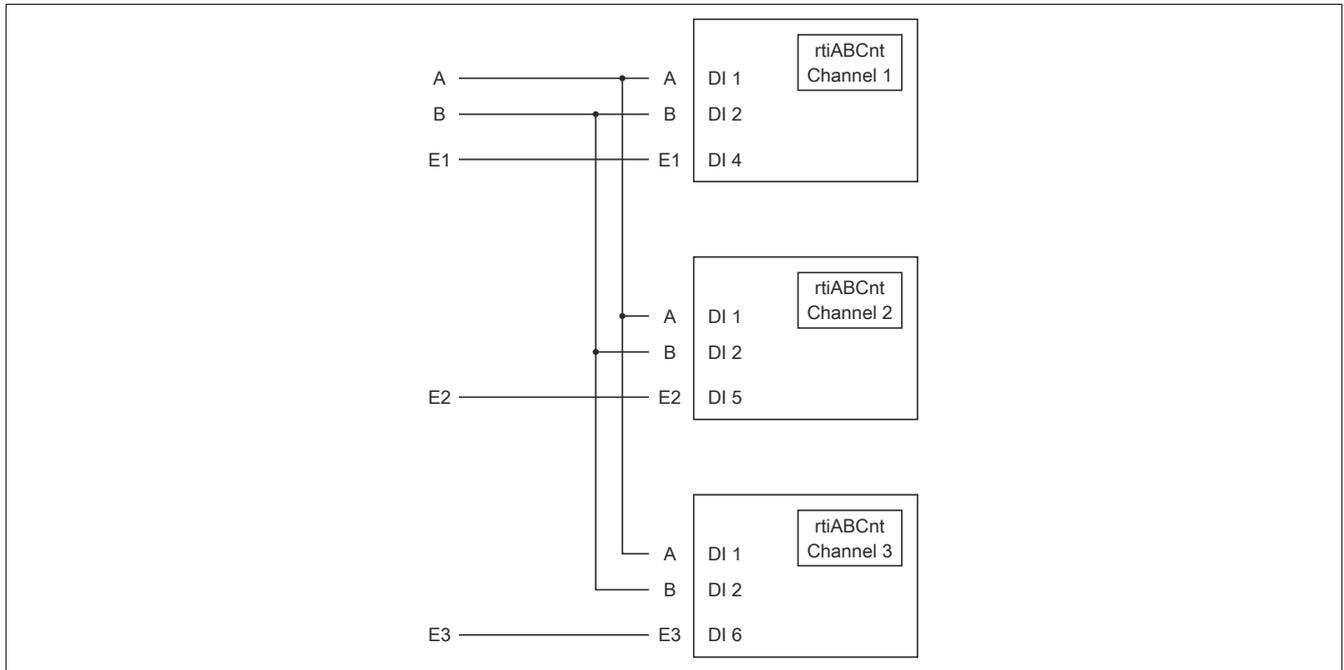


Abbildung 2: Schematische Darstellung der Eingangssignale für rtiABCnt

Kombinierte Verwendung der Funktionsbausteine rtiABRPos und rtiABCnt

Folgende Punkte sind bei der gemeinsamen Verwendung der Funktionsbausteine rtiABRPos und rtiABCnt in einem reACTION-Programm zu beachten:

- Der Funktionsbaustein rtiABRPos kann nur einmal in einem reACTION-Programm verwendet werden
- Der Funktionsbaustein rtiABCnt kann bis zu 2-mal in einem reACTION-Programm verwendet werden
- Für die Eingangssignale A, B und R (rtiABRPos) müssen 3 digitale Eingänge definiert werden
- Für die Eingangssignale A und B (rtiABCnt) werden dieselben digitalen Eingänge genutzt
- Zusätzlich können bis zu 3 Eventeingänge E1, E2 und E3 (rtiABCnt) definiert werden
- Für den Eventeingang (rtiABRPos) wird E1 genutzt

Beispielschema der Eingangssignale:

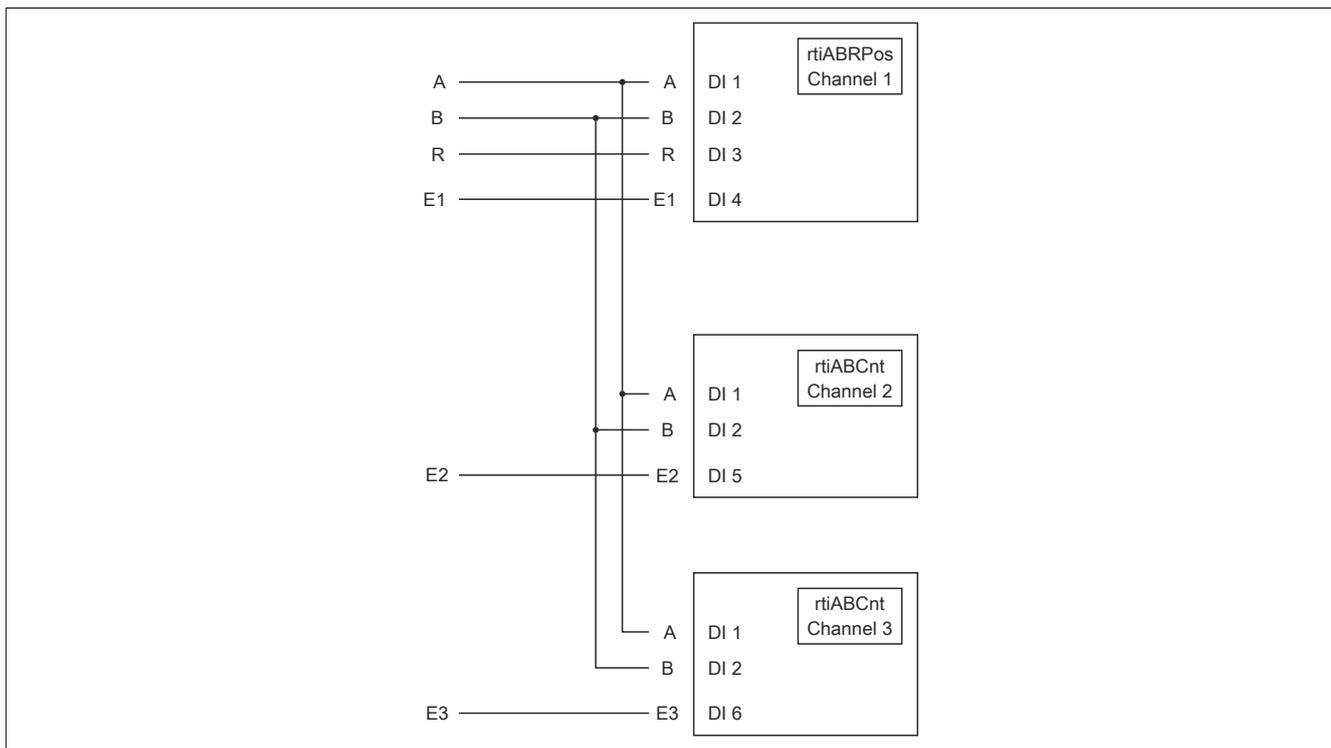


Abbildung 3: Schematische Darstellung der Eingangssignale bei gleichzeitiger Verwendung von rtiABRPos und rtiABCnt

14.9.1.1 Anmeldung des Positionsgebers (rtiABRPos/rtiABCnt)

Name:

CfO_Config_ABR1

Mit diesem Register werden die technischen Eigenschaften des angeschlossenen ABR-Inkrementalgebers angegeben:

Datentyp	Werte
UDINT	Siehe Bitstruktur

Bitstruktur:

Bit	Beschreibung	Wert	Information
0 - 15	Inkremete pro Umdrehung	0 bis 65535	Referenzpulsüberwachung: Wenn der Referenzpuls in einem anderen als hier angegebenen Abstand erkannt wird, wird dies am Statusausgang des Funktionsbausteins rtiABRPos angezeigt.
16	Inversion der durch die Signale A und B vorgegebenen Zählrichtung	0	Positive Zählrichtung
		1	Negative Zählrichtung
17 - 31	Reserviert	0	

14.9.1.2 Verdrahtung des Positionsgebers (rtiABRPos/rtiABCnt)

Name:

CfO_ChannelMapping1_ABR1

CfO_ChannelMapping2_ABR1

Bevor die Funktionsbausteine rtiABRPos/rtiABCnt von der reACTIONengine verarbeitet werden können, muss am Modul definiert sein, welche Hardwareeingänge vom ABR-Inkrementalgeber verwendet werden. Mit Hilfe der "ChannelMapping"-Register wird festgelegt, welcher Eingang als A-, B-, R-, E1-, E2- und E3-Signal interpretiert wird.

Datentyp	Werte
UDINT	Siehe Bitstruktur

Bitstruktur von CfO_ChannelMapping1_ABR1:

Bit	Beschreibung	Wert	Information
0 - 7	Eingang E1	0	Verknüpft mit Digitaleingang 1
		1	Verknüpft mit Digitaleingang 2
	
		7	Verknüpft mit Digitaleingang 8
		8 bis 255	Reserviert
8 - 15	Eingang R	0 bis 255	Für mögliche Werte siehe Bit 0 bis 7
16 - 23	Eingang B	0 bis 255	Für mögliche Werte siehe Bit 0 bis 7
24 - 31	Eingang A	0 bis 255	Für mögliche Werte siehe Bit 0 bis 7

Bitstruktur von CfO_ChannelMapping2_ABR1:

Bit	Beschreibung	Wert	Information
0 - 15	Reserviert	0	
16 - 23	Eingang E3	0	Verbunden mit Digitaleingang 1
		1	Verbunden mit Digitaleingang 2
	
		7	Verbunden mit Digitaleingang 8
		8 bis 255	Reserviert
24 - 31	Eingang E2	0 bis 255	Für mögliche Werte siehe Bit 16 bis 23

Information:

Der Zusammenhang zwischen Eingang am Modul und Kanalbezeichnung kann dem Abschnitt "reACTION Funktionsbausteine - allgemein" entnommen werden.

14.9.1.3 Skalierung des Positionsgebers (rtiABRPos)

Name:

CfO_ScalingUnits_ABR1

CfO_ScalingIncrements_ABR1

Optional kann mit den Registern "Units" und "Increments" ein Übersetzungsverhältnis eingestellt werden. Im Register "Units" wird dabei der Dividend und im Register "Increments" der Divisor für die Skalierung vorgegeben.

Datentyp	Werte	Information
UDINT	0 bis 4.294.967.295	CfO_ScalingUnits_ABR1: Einheiten pro Intervall CfO_ScalingIncrements_ABR1: Inkremente pro Intervall

Formel zur Berechnung

$$\text{Übersetzungsverhältnis} = \text{ScalingUnits} / \text{ScalingIncrements}$$

Beispiel 1

ScalingUnits = 1

ScalingIncrements = 1

$$\text{Positionswert (Pos)} = \text{Inkremente des ABR} * \text{ScalingUnits} / \text{ScalingIncrements}$$

$$\text{Positionswert (Pos)} = \text{Inkremente des ABR} * 1/1$$

In diesem Beispiel wird der ABR-Positionswert unverändert am Ausgang "Pos" ausgegeben.

Beispiel 2

ScalingUnits = 10

ScalingIncrements = 4

$$\text{Positionswert (Pos)} = \text{Inkremente des ABR} * \text{ScalingUnits} / \text{ScalingIncrements}$$

$$\text{Positionswert (Pos)} = \text{Inkremente des ABR} * 10/4$$

In diesem Beispiel wird der ABR-Positionswert mit dem Faktor 2,5 multipliziert und am Ausgang "Pos" ausgegeben.

Information:

Die Geberwerte werden intern als INT64-Werte im Format 32.32 ermittelt. Am Ausgang "Pos" des Funktionsbausteins rtiABRPos wird für den Anwender nur der ganzzahlige Wert (INT32) ausgegeben. Die Fixkommastellen werden intern zur Berechnung genutzt, um eine höhere Genauigkeit zu erzielen.

14.10 Direct IO - Konfiguration

Das Modul stellt 3 analoge und 9 digitale Kanäle bereit. Bei Verwendung des Funktionsmodells "Direct IO" können diese Kanäle spezifisch an die Bedürfnisse der Applikation angepasst werden.

14.10.1 Richtung der digitalen Kanäle

Name:

CfO_DigitalDirection

In diesem Register wird die Signalrichtung der digitalen Kanäle 3 bis 7 festgelegt.

Datentyp	Werte
UDINT	Siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0 - 1	Reserviert	0	
2	Richtung - digitaler Kanal 3	0	Eingang
		1	Ausgang
...	
6	Richtung - digitaler Kanal 7	0	Eingang
		1	Ausgang
7	Reserviert	0	

14.10.2 Filter der digitalen Kanäle

Name:

CfO_DigitalFilter

In diesem Register wird die Filterzeit der digitalen Kanäle festgelegt. Der Filterwert beeinflusst sowohl die Schaltverzögerung als auch die Störfestigkeit der Kanäle.

Datentyp	Wert
UDINT	0 bis 500000: Einheit 10 ns

14.10.3 Filter der analogen Eingänge

Name:

CfO_AnalogFilter01 bis CfO_AnalogFilter02

In diesem Register wird die Filterstufe des dazugehörigen analogen Kanals festgelegt. Der Filterwert beeinflusst sowohl die Wandlungsrate ADC, als auch die Genauigkeit des eingelesenen Analogwertes.

Datentyp	Wert
UDINT	0 bis 15

14.10.4 Obere und untere Begrenzung der analogen Eingänge

Name:

CfO_LowerLimit01, CfO_UpperLimit01

CfO_LowerLimit02, CfO_UpperLimit02

Diese Register legen den unteren/oberen Grenzwert der dazugehörigen analogen Eingänge fest. Verstößt der gewandelte Wert gegen die benutzerdefinierten Grenzen, so wird die entsprechende Statusmeldung ausgegeben.

Datentyp	Wert
UDINT	-32767 bis 32767

14.11 Direct IO - Kommunikation

Das Modul verfügt über folgende Ein- und Ausgänge:

- 1 analoger Ausgang vom Typ ± 10 V,
- 2 analoge Eingänge vom Typ ± 10 V,
- 4 digitale Eingänge (Sink) vom Typ 24 VDC,
- 2 digitale Kanäle konfigurierbar als Eingang (Sink) oder Ausgang (Source) vom Typ 24 VDC,
- 3 digitale Kanäle konfigurierbar als Eingang (Sink) oder Ausgang (Source) vom Typ 5 V diff.

14.11.1 Analoger Ausgang

Name:

AnalogOutput01

In diesem Register wird der auszugebende Wert des analogen Ausgangs vorgegeben.

Datentyp	Wert
INT	-32767 bis 32767

14.11.2 Analoge Eingänge

Name:

AnalogInput01

AnalogInput02

In diesem Register wird der eingelesene Wert des jeweiligen analogen Eingangs wiedergegeben.

Datentyp	Wert
INT	-32767 bis 32767

14.11.3 Statusrückmeldung der analogen Eingänge

Name:

StatusInput01 bis StatusInput02

In diesem Register wird die Statusrückmeldung des jeweiligen analogen Eingangs wiedergegeben.

Datentyp	Werte
USINT	Siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	Broken Wire	0	Kein Fehler
		1	Drahtbruch
1	Overflow	0	Kein Fehler
		1	Verletzung - oberer Grenzwert
2	Underrun	0	Kein Fehler
		1	Verletzung - unterer Grenzwert
3 - 7	Reserviert	0	

14.11.4 Digitale Ausgänge

Name:

DigitalOutput03 bis DigitalOutput07

In diesem Register wird der auszugebende Wert des digitalen Ausganges vorgegeben.

Datentyp	Werte
USINT	Siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0 - 1	Reserviert	0	
2	DigitalOutput03	0	FALSE
		1	TRUE
...	
6	DigitalOutput07	0	FALSE
		1	TRUE
7	Reserviert	0	

14.11.5 Digitale Eingänge

Name Bitstruktur 1:

DigitalInput01 bis DigitalInput08

Name Bitstruktur 2:

DigitalInput09

In diesem Register wird der eingelesene Wert des jeweiligen digitalen Eingangs wiedergegeben.

Datentyp	Wert
USINT	siehe Bitstrukturen

Bitstruktur 1:

Bit	Bezeichnung	Wert	Information
0	DigitalInput01	0	FALSE
		1	TRUE
...	
7	DigitalInput08	0	FALSE
		1	TRUE

Bitstruktur 2:

Bit	Bezeichnung	Wert	Information
0	DigitalInput09	0	FALSE
		1	TRUE

14.12 Minimale Zykluszeit

Die minimale Zykluszeit gibt an, bis zu welcher Zeit der Buszyklus heruntergefahren werden kann, ohne dass Kommunikationsfehler auftreten. Es ist zu beachten, dass durch sehr schnelle Zyklen die Restzeit zur Behandlung der Überwachungen, Diagnosen und azyklischen Befehle verringert wird.

Minimale Zykluszeit
≥200 µs

14.13 Minimale I/O-Updatezeit

Die minimale I/O-Updatezeit gibt an, bis zu welcher Zeit der Buszyklus heruntergefahren werden kann, so dass in jedem Zyklus ein I/O-Update erfolgt.

Minimale I/O-Updatezeit
≥200 µs